

PROCESAMIENTO ANÁLOGO DE SEÑALES BASADO EN LÓGICA DIFUSA

HENRY MEDINA

**Asesor:
Ing ANTONIO GARCÍA ROZO**

**UNIVERSIDAD DE LOS ANDES
FACULTAD DE INGENIERÍA
DEPARTAMENTO DE ELÉCTRICA Y ELECTRÓNICA
BOGOTÁ
2005**

AGRADECIMIENTOS

Agradezco al Ing. Antonio García, por su colaboración para el desarrollo de este proyecto y su apoyo para el desarrollo de otras actividades en el departamento. A Roberto Bustamante, Mauricio Guerrero, Alba Ávila y Fernando Lozano por su ayuda en las diferentes etapas de mis estudios de maestría. A Camilo, Carlos, Eduardo y Pedro por su amistad. A Carolina y John Jairo por su ayuda y paciencia. Muy especialmente a Iván por sus explicaciones, tiempo y ayuda en esta tesis, a mi familia por su apoyo incondicional en todos los aspectos de mi vida y por último a France que apareció en mi vida en el momento exacto para darle un impulso nuevo a todas mis metas.

Le dedico este trabajo a mis padres Henry y Marietta, a mis hermanos Adriana y Michael, a mi sobrina Nicole, a mi sobrino del cual aún no se su nombre y mi querida France.

TABLA DE CONTENIDOS

1	HISTORIA	7
1.1	Orígenes	7
1.2	Lógica Difusa en Control	7
1.3	Lógica Difusa en Procesamiento de Señales.....	8
1.4	Implementación en Hardware (Inició de Aplicaciones a Nivel Industrial).....	8
1.5	Implementación de hardware Fuzzy a nivel Análogo.....	9
2	DESCRIPCIÓN	11
2.1	Conjuntos Difusos.....	11
2.2	Operaciones Difusas.....	13
3	TIPOS DE INFERENCIA	17
3.1	Sistemas tipo Mamdani	17
3.2	Sistemas tipo Takagi-Sugeno.....	20
3.3	Simulación:	22
3.4	Comparación y Conclusiones:.....	32
4	IMPLEMENTACIÓN ANÁLOGA	34
4.1	Capacitancias conmutadas	34
4.2	Por Corrientes	35
4.3	Simulación:	37
4.4	Comparación y Conclusiones:.....	43
5	VENTAJAS DE IMPLEMENTACIÓN ANÁLOGA	45
5.1	Ventajas.....	45
5.2	Desventajas	46
6	CONCLUSIONES PARA ESCOGENCIA DEL MODELO A IMPLEMENTAR.....	47
7	DIAGRAMA EN BLOQUES DE UN SISTEMA TAKAGI-SUGENO A IMPLEMENTAR.....	48
8	FUNCIONES DE PERTENENCIA (FUZIFICACIÓN)	49
8.1	Esquema Circuitual	49
8.2	Programabilidad	52
8.3	Problemas de Acople.....	55
9	INFERENCIA.....	58
9.1	Función Mínimo.....	58
9.2	Multiplicación	59
9.3	Problemas de Acople.....	60
10	NORMALIZACIÓN	61
10.1	Esquema Circuitual	61
10.2	Problemas de Acople.....	61
11	RESULTADOS.....	63
12	CONCLUSIONES	68
	REFERENCIAS	69

LISTA DE FIGURAS

Figura 1. Metro de Sendai.....	9
Figura 2. Representación clásica de pertenencia a un conjunto.....	11
Figura 3. Representación difusa de pertenencia a un conjunto.....	12
Figura 4. Funciones de pertenencia mas usadas	13
Figura 5. Gráficas de μ_A y de μ_B	13
Figura 6. Gráfica de $(\mu_A \cup \mu_B)$	14
Figura 7. Gráfica de $(\mu_A \cap \mu_B)$	14
Figura 8 Gráfica de $\neg\mu_A$ y μ_A	15
Figura 9. Esquema general de un sistema tipo Mamdani.....	17
Figura 10. Fuzificación	18
Figura 11. Métodos de defuzificación.....	19
Figura 12. Funcionamiento general de un sistema tipo Mamdani	20
Figura 13. Esquema general de un sistema tipo Takagi-Sugeno	20
Figura 14. Funcionamiento general de un sistema Takagi-Sugeno	21
Figura 15. Sistema de posición angular de un brazo de longitud l	22
Figura 16. Diagrama eléctrico del sistema.....	23
Figura 17. Modelo en Simulink del sistema no lineal.....	24
Figura 18. Esquema de controlador tipo Mamdani.....	25
Figura 19. Esquema del controlador tipo Mamdani.....	25
Figura 20. Función de pertenencia para el error	26
Figura 21. Resultado de simulación con controlador tipo Mamdani	26
Figura 22. Esquema utilizado para simulación del controlador difuso tipo Sugeno.....	27
Figura 23. Lugar de las raíces de la planta.....	28
Figura 24. Respuesta al sistema linealizado sobre cero con un controlador PID	29
Figura 25.. Simulación con ajuste de parámetros del PID linealizado sobre 0.....	29
Figura 26. Ajuste de PID sobre 70.....	30
Figura 27. Esquema del controlador tipo Sugeno	31
Figura 28. Simulación de controlador difuso tipo Sugeno en 0,5 rad.....	32
Figura 29. Simulación de controlador difuso tipo Sugeno en 1 rad.....	32
Figura 30. Simulación de controlador difuso tipo Sugeno en 1,5 rad.....	32
Figura 31. Amplificador SC.....	34
Figura 32. Fases de las señales de control para el amplificador de SC.....	34
Figura 33. Espejo de corriente con mosfet (+) tipo N (Función máximo).....	36
Figura 34. Espejo de corrientes con mosfet (+) tipo P (Función mínimo).....	37
Figura 35. Amplificador de SC implementado en P-Spice.....	38
Figura 36. Respuesta de un amplificador diferencial de SC ante una entrada rampa.....	39
Figura 37. Implementación de un MFB en P-Spice.....	40
Figura 38. Simulación de un MFB de SC en P-Spice.....	40
Figura 39. Formas de corriente diseñadas para simular el comportamiento.....	41

Figura 40. Resultado de simulación de función max	42
Figura 41. Resultado de simulación de función min.....	42
Figura 42. Simulación de función de pertenencia por espejos de corriente.....	43
Figura 43. Diagrama en Bloques de un Sistema Sugeno	48
Figura 44. Circuito diferencial sencillo.....	49
Figura 45. Función de transferencia del circuito diferencial (Corriente por M1 y M2 con respecto al voltaje de compuerta de M2)	49
Figura 46. Diferenciales acoplados por la carga	50
Figura 47. Función de transferencia de los diferenciales acoplados por la carga.....	50
Figura 48. Diferenciales conectados en cascada.....	51
Figura 49. Función de transferencia de diferenciales conectados en cascada.....	51
Figura 50. Variación voltajes a la entrada de los diferenciales acoplados en cascada.....	52
Figura 51. Cambio de pendiente por variación de corriente de polarización.....	53
Figura 52. Diferenciales acoplados con variación de pendiente	54
Figura 53. Función de transferencia cambio de pendiente acoplando transistores	54
Figura 54. Diferencial no equilibrado	55
Figura 55. Diferencial con cargas equilibradas.....	56
Figura 56. Efecto corrientes de fuga en las fuentes de corriente de los diferenciales.....	56
Figura 57. Fuente de corriente tipo cascode	57
Figura 58. Corrección de problemas de acople.....	57
Figura 59. Bloques que conforman el módulo de inferencia	58
Figura 60. Función de mínimo programable.....	59
Figura 61. Circuito multiplicador.....	59
Figura 62. Circuito divisor de corrientes.....	61
Figura 63. Reactor Isotérmico.....	63
Figura 64. Esquema completo de control supervisor Takagi-Sugeno.....	64
Figura 65. Funciones de pertenencia generadas en matlab	64
Figura 66. Superficie de control de kp generada en matlab.....	65
Figura 67. Superficie de control de ki generada en matlab.....	65
Figura 68. Respuesta paso al esquema de control supervisor Takagi-Sugeno.....	65
Figura 69. Funciones de pertenencia generadas por el circuito propuesto	66
Figura 70. Superficie de control de kp generada por el circuito propuesto	66
Figura 71. Superficie de control para ki generada por el circuito propuesto	66

INTRODUCCIÓN

En este libro se presenta un esquema completo de procesamiento difuso. Inicialmente se describen los aspectos más importantes de la lógica difusa, mostrando tipos de inferencia, tipos de aplicación, esquemas de implementación.

A continuación se muestra el esquema general de un control difuso tipo Sugeno, mostrando sus ventajas y desventajas con respecto a un control tipo Mandami, posteriormente se explican los esquemas circuitales para cada uno de los módulos en que se divide el esquema Sugeno, incluyendo la forma como se realiza su programación.

Una vez se tienen los diagramas circuitales, el siguiente paso consiste en mostrar el diseño VLSI que se realizó en Magic, con tecnología CMOS de 0,8um, mostrando los diferentes problemas de acople y los resultados obtenidos.

Por último se presentan las conclusiones acerca del desarrollo del proyecto.

1 HISTORIA

1.1 Orígenes

El concepto al que hace referencia la lógica difusa no es nuevo; a través de la historia se han presentado casos en los cuales se muestra cierto acercamiento a esta idea, remontándose a la época de Aristóteles quien consideraba ciertos grados de veracidad y de falsedad y Platón consideraba ciertos grados de pertenencia, pasando por varios filósofos como David Hume, Immanuel Kant y Charles Sanders Peirce quien estableció la corriente del pragmatismo a principios del siglo XX, teniendo como fundamentos las “vaguedades”, más que falso o verdadero, como una forma para describir el funcionamiento del lenguaje¹. De igual manera se podrían seguir dando ejemplos de acercamiento a la idea que representa la lógica difusa, pero lo cierto es que en todos estos ejemplos se buscaba hacer una interpretación de la forma de raciocinio humano pero en ninguno se logró asimilar esta idea como un modelo para ser utilizado en aplicaciones de tipo práctico.

El primer acercamiento a la lógica difusa como se conoce actualmente fue descrito por Lofti Zadeh en el año de 1965², profesor de la Universidad de California en Berkley, quien describió los conjuntos difusos (fuzzy sets), en contraposición a los conjuntos clásicos (crisp sets) que solo permiten dos opciones, de pertenencia o de no pertenencia. En los años siguientes Zadeh siguió trabajando al respecto y en 1968 publicó su artículo “Fuzzy algorithms”³ que sentó las bases para la utilización de la lógica difusa en diferentes aplicaciones. A partir de este momento se generó el boom de la lógica difusa y su utilización en un gran rango aplicaciones en básicamente dos áreas diferentes: control y procesamiento de señales.

1.2 Lógica Difusa en Control

Podría decirse que la más importante y visible aplicación de la lógica difusa se ha llevado en esta área aunque en sus inicios no fue concebida realmente para este propósito. Los primeros pasos para definir la lógica difusa de control (FLC) se dieron en el año de 1972 con el artículo “A Rationale for Fuzzy Control”⁴; pero la primera implementación fue liderada por Mamdani en 1974⁵ regulando un motor

¹ En: <http://personales.ya.com/casanchi/mat/difusa01.htm>

² ZADEH, L. A. "Fuzzy Sets", Inf. Control, Vol. 8. 1965

³ ZADEH, L. A. "Fuzzy Algorithms", Information and Control, Vol. 12. 1968. pp. 94-102

⁴ ZADEH, L. A. "A Rationale for Fuzzy Control", J. Dynamic Systems, Measurement and Control, Vol. 94. 1972. pp. 3-4

⁵ MAMDANI, E. H. y ASSILIAN, S. "A Case Study on the Application of Fuzzy Set Theory to Automatic Control", Proc. IFAC Stochastic Control Symp., Budapest, 1974

de vapor. En la medida en que las bases de la FLC fueron entendidas, empezaron a surgir una gran cantidad de aplicaciones. Especialmente en Japón, el uso de la lógica difusa se difundió en una forma acelerada siendo utilizada en aplicaciones como la operación automática de trenes por Hitachi, control de vehículos por el laboratorio Sugeno en el Instituto de Tecnología de Tokio, control de robots por el laboratorio Hirota de la Universidad de Hosei, controladores universales por Fuji y control de estabilización en el laboratorio Yamakawa de la Universidad de Kamumoto entre otros⁶.

1.3 Lógica Difusa en Procesamiento de Señales

Aunque el estudio de la lógica difusa en procesamiento de señales arrancó a la par con su estudio en control a mediados de 1974⁷, éste no tomó mucha fuerza hasta finales de los ochenta y principios de los noventa cuando se desarrolló la lógica difusa ART⁸ (Fuzzy ART – Adaptive Resonance Theory), la cual se implementa en conjunto con redes neuronales para volverlas adaptativas de forma que se van reconfigurando en la medida en que van trabajando⁹, de esta forma se abrió un campo bastante amplio de aplicaciones que van desde reconocimiento de voz y procesamiento de imágenes¹⁰.

Actualmente, ésta combinación entre la lógica difusa y las redes neuronales sigue siendo un área de investigación activa y a partir del 2003 se han venido desarrollando nuevas asociaciones con técnicas aún más recientes como Support Vector Machines¹¹ (SVM) para resolver problemas de clasificación con un alto grado de complejidad en donde la pertenencia a una categoría no es suficientemente clara.

1.4 Implementación en Hardware (Inició de Aplicaciones a Nivel Industrial)

En la mayoría de las aplicaciones actuales, el software es empleado como una herramienta clave en la implementación de los algoritmos y de las reglas de control. Sin embargo, su utilización a nivel industrial requiere de su implementación en hardware para hacerlo efectivo y menos costoso. El primer

⁶ “Preprints of the Second Congreso of the Internacional Fuzzy Systems Association”, Tokyo, Japón, 1987

⁷ DUNN, J. “A Fuzzy Relative of the ISODATA process and its use in detecting compact well-separated clusters”, J. Cybern, Vol. 3, pp. 32-57

⁸ CARPENTER, G. y GROSSBERG S. “Fuzzy ART: Fast Stable Learning and categorization of analog patterns by an adaptive resonance system”. Neural Networks, Vol. 4, pp 759-771, 1991.

⁹ SIMPSON, P. “Fuzzy Adaptive Resonance Theory”, Southern Illinois University Neuroengineering Workshop, Sept 6-7, 1990, IL

¹⁰ CARPENTER, G. y GROSSBERG S. “A massively parallel architecture for a self organizing neural pattern recognition machine”. Computer Vision, Graphics, and Image Understanding , Vol.37, pp 54-115, 1987.

¹¹ CHIANG J-H. y HAO P-Y. “Support Vector Learning mechanism for fuzzy rule-based modeling: a new approach”, IEEE Transactions on Fuzzy Systems, Vol. 12, No. 1, pp 1-12, Feb 2004.

chip de lógica difusa fue implementado por Togai y Watanabe en los laboratorios Bell a mediados de 1985 y su uso a nivel comercial en 1988. Por la misma época en la Universidad de Kamumoto se anunció el diseño del primer computador difuso. A partir de este momento empezaron a verse los frutos de todas las investigaciones anteriores como por ejemplo la implementación del control fuzzy desarrollado por Hitachi en el metro de Sendai (Figura 1), la utilización de los controles de Fuji en purificación de agua y Matsuchita diseño distribuidores de agua caliente que se usan a nivel doméstico en Japón.



Figura 1. Metro de Sendai

Actualmente las implementaciones de lógica difusa a nivel industrial son bastante amplias y se han expandido a nivel mundial, donde empresas como la NASA, Boeing, Rochwell, Bell y Ford Motor Co., han incluido la lógica difusa dentro de sus proyectos como por ejemplo Ford quien experimenta con un sistema de aparcamiento automático para camiones con remolque¹².

1.5 Implementación de hardware Fuzzy a nivel Análogo

La implementación de hardware Fuzzy a nivel análogo se inició a principios de los años noventa con el fin de ser usado a nivel industrial por los bajos costos que representaba¹³ pero en la medida en que los procesadores digitales fueron mejorando siendo mas rápidos y sencillos la implementación análoga fue perdiendo interés y el desarrollo de hardware fuzzy a nivel digital¹⁴.

¹² En: <http://www.puntolog.com/actual/articulos/historia.htm>

¹³ KETTNER, T.; HEITE, C y SCHUMACHER K. "Analog CMOS Realization of Fuzzy Logic Membership Functions" IEEE Journal of Solid State Circuits, Vol. 28, No. 7, pp 857-861, Julio 1993

¹⁴ BONA, B.; CARABELLI, S.; CHIABERGE, M.; MIRANDA, E.; REYNERI, L.M. "A neuro-fuzzy core for DSP-based controls of complex systems" IEEE International Conference on Systems, Man, and Cybernetics, 1997. 'Computational Cybernetics and Simulation', 1997, Vol. 4 , pp 3522 – 3527, 12-15 Oct. 1997

Desde finales de los noventa y principios de esta década se ha recobrado el interés por el diseño del hardware fuzzy análogo básicamente por dos aspectos¹⁵:

- Menor área para su implementación lo que implica no solo una reducción en el tamaño del dispositivo sino también una reducción de costos.
- Mayor velocidad de procesamiento, con una implementación análoga se pueden alcanzar velocidades de procesamiento muy altas a bajo costo y en un tamaño muy reducido.

Otro aspecto importante que se debe resaltar es que durante éste nuevo auge la mayoría de los artículos que se han encontrado en el diseño difuso análogo va dirigido a la implementación por módulos¹⁶

¹⁵ RODRIGUEZ, A. y VIDAL, F. “ A Modular Programmable CMOS Analog Fuzzy Controller Chip” *IEEE Transaction on Circuits and Systems – II; Analog and Digital Signal Processing*, Vol. 46, No. 3, pp 251-265, Marzo 1999

¹⁶ SAMMAN, F. A. y SADJAD, R. S. “ Analog MOS circuit design for reconfigurable fuzzy logic controller” *Circuits and Systems*, 2002. APCCAS '02. 2002 Asia-Pacific Conference. 28-31 Octubre, 2002.

2 DESCRIPCIÓN

La lógica difusa es una forma de interpretar entradas a un sistema que pueden ser vagas pero suficientes para establecer un criterio de decisión al igual que lo hacen los seres humanos. Para esto lo que se pretende es dar niveles de pertenencia y no solo decir si pertenece o no pertenece, a través de un modelo matemático que se conoce como conjuntos difusos.

2.1 Conjuntos Difusos

Para describir el concepto de conjunto difuso, la manera más sencilla es a través de ejemplos y uno de los más usados es el de la edad de una persona. Para poder representar la edad de una persona de una forma matemática, la forma más cómoda es asignando rangos; esto es, por ejemplo, se es muy joven si se tiene menos de 20 años; se es joven si se tiene entre 20 y 30 años; se es mayor entre 30 y 40 años; se es maduro entre 40 y 60 años y se es viejo si se tiene más de 60 años, representándolo de una forma gráfica sería lo siguiente:

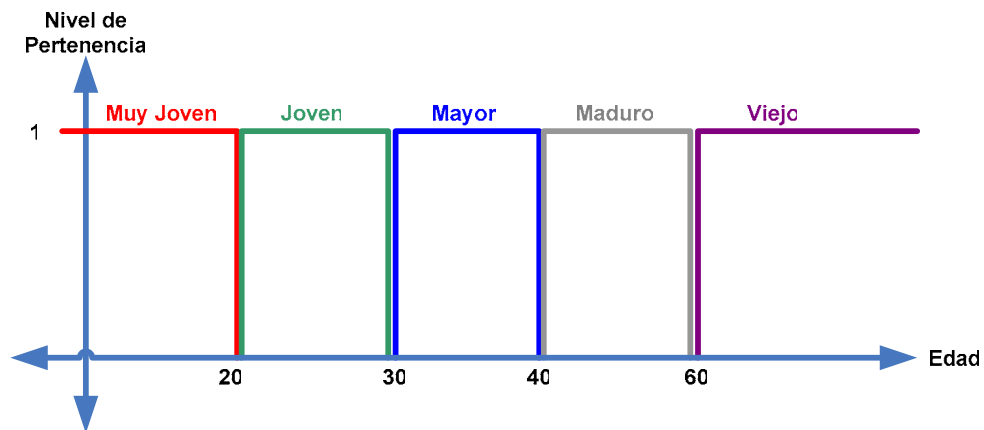


Figura 2. Representación clásica de pertenencia a un conjunto

De tal forma que 1 representa la pertenencia a una característica dependiendo de la edad y 0 la no pertenencia.

Este tipo de clasificación tiene graves problemas. Por ejemplo, si una persona tiene 29 años el día que cumpla 30 dejará de ser joven para ya ser mayor lo cual, aunque computacionalmente puede funcionar muy bien, no tiene sentido desde el punto de vista de razonamiento humano. Por eso se pretende no dar total

pertenencia a uno o a otro grupo sino dar grados de pertenencia de forma que cada una de las funciones de pertenencia a cada uno de los grupos puede asumir valores entre 0 y 1 de la siguiente forma:

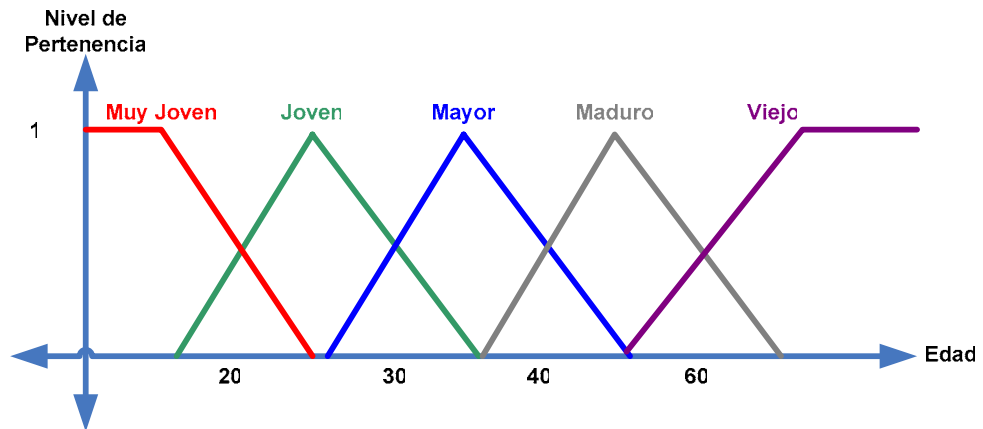
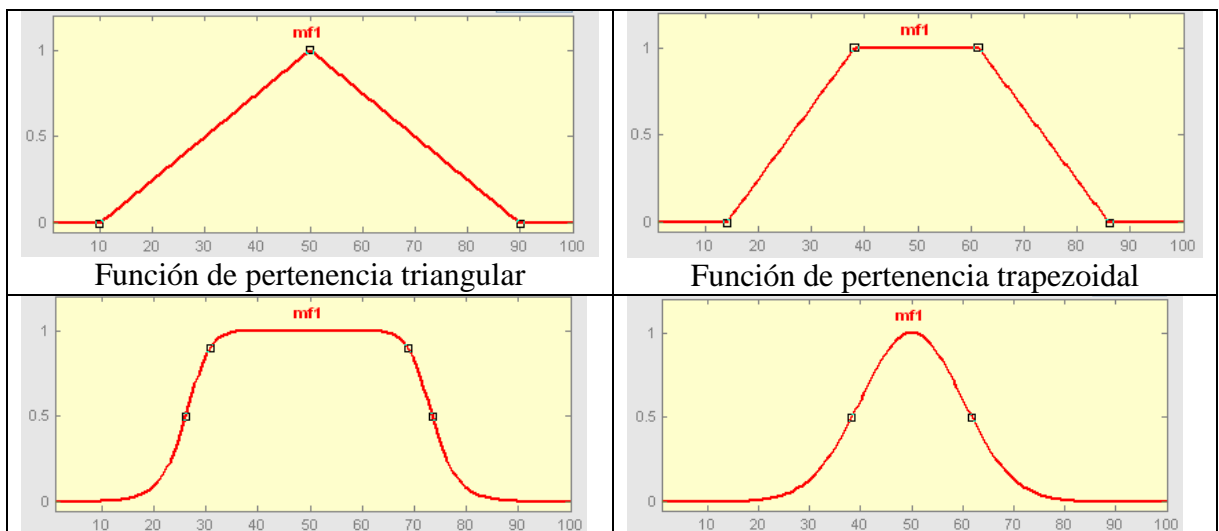


Figura 3. Representación difusa de pertenencia a un conjunto

Si volvemos al ejemplo anterior se puede decir que una persona que está por cumplir 30 años tiene pertenencia tanto a la función de jóvenes como a la de mayores, y en la medida en que la edad aumenta el grado de pertenencia se va haciendo mayor en el grupo de mayores y va disminuyendo en el de jóvenes.

De esta forma se pueden generar funciones para representar el grado de pertenencia a un grupo; estas funciones son conocidas como funciones de pertenencia y pueden adquirir diversas formas que van desde triangulares, trapezoidales, gaussianas, en forma de campana, etc.



Función de pertenencia en forma de campana	Función de pertenencia gaussiana
--	----------------------------------

Figura 4. Funciones de pertenencia mas usadas

2.2 Operaciones Difusas¹⁷

De igual manera en que se definen operaciones entre los conjuntos clásicos también se pueden definir operaciones similares para las funciones de pertenencia difusas.

Unión

De forma intuitiva y tomando como referencia los conjuntos clásicos, en donde la unión representa todos los elementos que componen los conjuntos sobre los que se aplica la operación, se podría hacer una asociación para generalizar esa idea a conjuntos difusos asociando los niveles de pertenencia, equivalente a la función OR de la lógica convencional, de tal forma que la unión en conjuntos difusos se define como:

$$\mu_A \cup \mu_B = \mu_A \vee \mu_B = \text{Max}(\mu_A, \mu_B)$$

Donde,

μ_A y μ_B son las funciones de pertenencia de los conjuntos difusos a unir.

Representándola de forma gráfica, para las funciones de pertenencia dadas por:

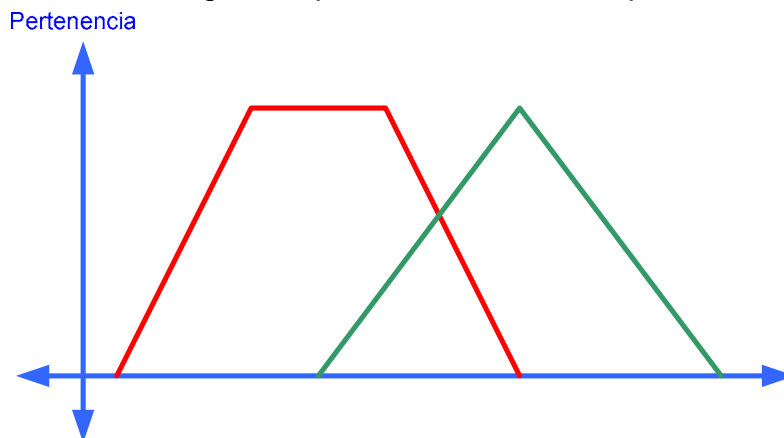


Figura 5. Gráficas de μ_A y de μ_B

La unión de los conjuntos difusos estaría dada por:

¹⁷ Ibíd. ZADEH, L. "Fuzzy Sets"

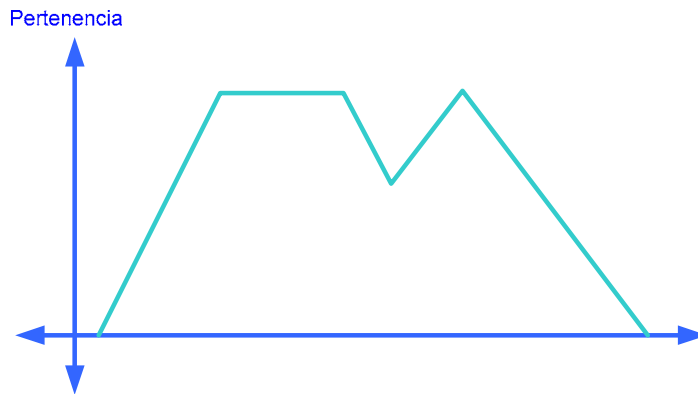


Figura 6. Gráfica de $(\mu_A \cup \mu_B)$

Intersección

Análogo a lo que sucede con la unión la intersección de la teoría clásica se define como los elementos comunes de los conjuntos que se intersecan, de forma que se puede representar como una función AND entre los dos conjuntos.

Por lo tanto la intersección en conjuntos difusos se define como:

$$\mu_A \cap \mu_B = \mu_A \wedge \mu_B = \text{Min}(\mu_A, \mu_B)$$

Donde,

μ_A y μ_B son las funciones de pertenencia a unir.

En forma gráfica y asumiendo las funciones de pertenencia de la figura 5, la intersección de las funciones de pertenencia estaría dada por:

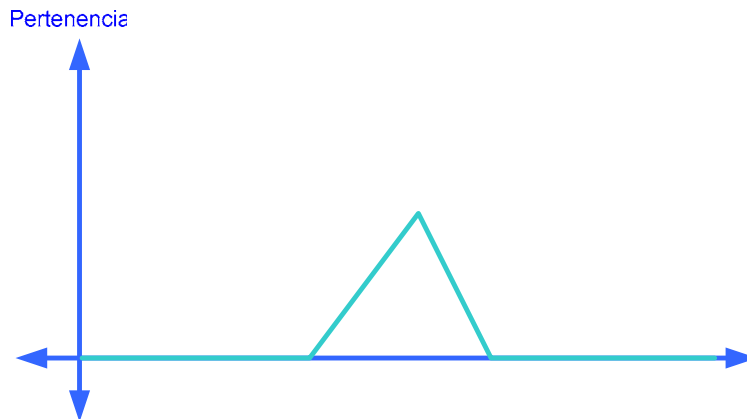


Figura 7. Gráfica de $(\mu_A \cap \mu_B)$

Complemento

Para definir un complemento para conjuntos difusos es necesario al menos cumplir con dos axiomas importantes para poder hacer la generalización correspondiente debe cumplir básicamente dos axiomas:

- Si $\mu_A = 1$ entonces $\neg\mu_A = 0$ y si $\mu_A = 0$ entonces $\neg\mu_A = 1$

- $\neg\mu_A > \neg\mu_B$ si $\mu_A < \mu_B$

Aunque es un requerimiento opcional, la involución es muy útil para diferentes aplicaciones, por lo que se suele incluir dentro de las condiciones básicas del complemento, esto es:

- $\neg(\neg\mu_A) = \mu_A$

El complemento que se encuentra normalmente esta dado por:

$$\neg\mu_A = 1 - \mu_A$$

En forma gráfica se tiene:

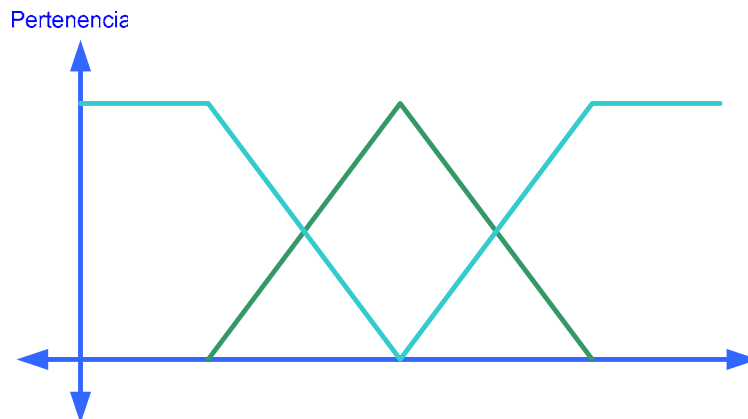


Figura 8 Gráfica de $\neg\mu_A$ y μ_A

Sin embargo existen ciertas modificaciones de este complemento que cumplen con las tres condiciones mencionadas anteriormente y que son utilizadas para ciertas aplicaciones específicas. Las más conocidas son: el complemento Yager y el complemento Sugeno

- Complemento Yager¹⁸

$$\neg\mu_A = (1 - \mu_A^w)^{\frac{1}{w}}$$

Donde w es un parámetro positivo

- Complemento Sugeno¹⁹

¹⁸ YAGER, R. "On the measure of fuzziness and negation: Membership in the unit interval", International Journal of Man-Machine Studies, Vol. 5, pp 221-229, 1979

¹⁹ SUGENO, S. "Fuzzy Measures and integrals: A survey". Fuzzy automata and decisions processes. New York, 1977.

$$\neg\mu_A = \frac{1 - \mu_A}{1 + s\mu_A}$$

Donde s es un parámetro mayor a -1

En ambos casos lo que se busca es evitar cambios bruscos en la salida de la función complemento dándole un peso diferente al nivel de pertenencia de la función μ_A .

3 TIPOS DE INFERENCIA ²⁰

Los sistemas de lógica difusa se basan en los conceptos difusos tales como conjuntos difusos, funciones de pertenencia y demás. Los sistemas de lógica difusa que se encuentran en la mayoría de la literatura es de uno de los dos siguientes tipos: sistemas difusos tipo Mamdani (con fuzificador y defuzificador) y sistemas difusos tipo Takagi-Sugeno (sin defuzificador)

3.1 Sistemas tipo Mamdani²¹

El esquema general de un sistema tipo Mamdani es el siguiente:

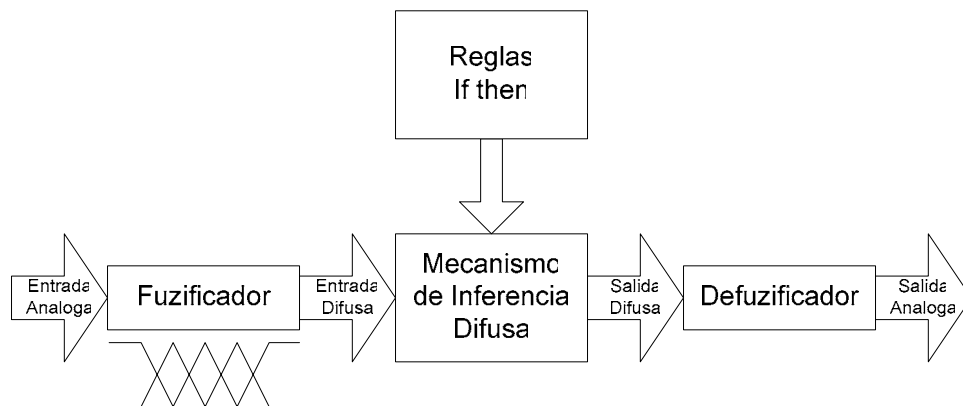


Figura 9. Esquema general de un sistema tipo Mamdani

- **Fuzificador:**

La entrada de un sistema de lógica difusa normalmente es un valor numérico proveniente, por ejemplo, de una señal análoga. Para que este valor pueda ser procesado por el sistema tipo Mamdani se hace necesario convertirlo a una variable difusa para que el mecanismo de inferencia la pueda procesar. Aquí es donde entra el fuzificador, que toma los valores numéricos provenientes del exterior y los convierte en “valores difusos”. Estos valores difusos son los niveles de pertenencia de los valores de entrada a los diferentes conjuntos difusos en los cuales se ha dividido el universo de discurso de las diferentes variables de entrada al sistema.

Esto es:

²⁰ JANG, J-S; SUN, C-T y MIZUTANI, E. “Neuro-Fuzzy and softcomputing: An approach to learning and machine intelligence” Prentice Hall, New Jersey, USA, 1997

²¹ Ibid. MAMDANI R.

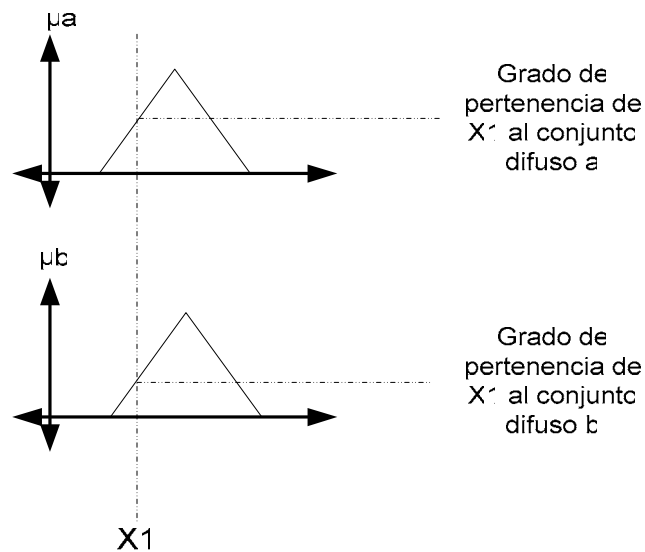


Figura 10. Fuzificación

- **Mecanismo de Inferencia:**

Teniendo los diferentes niveles de pertenencia arrojados por el fuzzificador, los mismos deben ser procesados para generar una salida difusa. El mecanismo de inferencia es el encargado de tomar los niveles de pertenencia de las entradas y procesarlos con base en las reglas if then para generar una salida también de tipo difuso.

- **Base de Reglas Difusas:**

Este conjunto de reglas son la base de conocimiento del sistema y están basadas en variables lingüísticas, esto es:

- Si A es alto y B es bajo, entonces C debe ser bajo

De esta forma cuando el mecanismo de inferencia revisa las reglas, estas le entregan una respuesta difusa.

- **Defuzificador:**

En un sistema tipo Mamdani, la salida que genera el mecanismo de inferencia es difusa, lo que implica que debe de ser transformada de nuevo a valores numéricos para poder ser entregado al medio externo en donde solo se maneja información numérica. Para lograr que la salida del sistema difuso pueda ser interpretada es necesario agregar un módulo encargado de llevar a cabo esta tarea; este proceso lo realiza el defuzificador.

El problema para realizar la defuzificación consiste en que la salida del mecanismo de inferencia es un conjunto difuso, por lo cual existen varios métodos para la transformación a una salida numérica.

Entre los más comunes están: el centro de gravedad de la función de pertenencia, el menor punto del valor máximo de la pertenencia, el mayor punto del valor máximo de la pertenencia y el punto medio del valor máximo de la pertenencia entre otros.

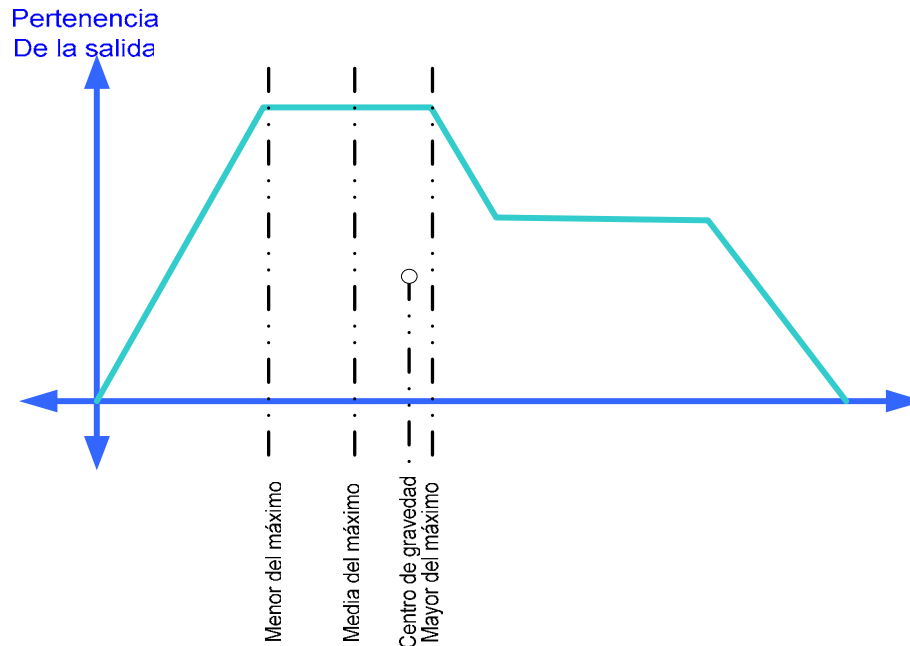


Figura 11. Métodos de defuzificación

El funcionamiento general de un sistema tipo Mamdani es el siguiente:

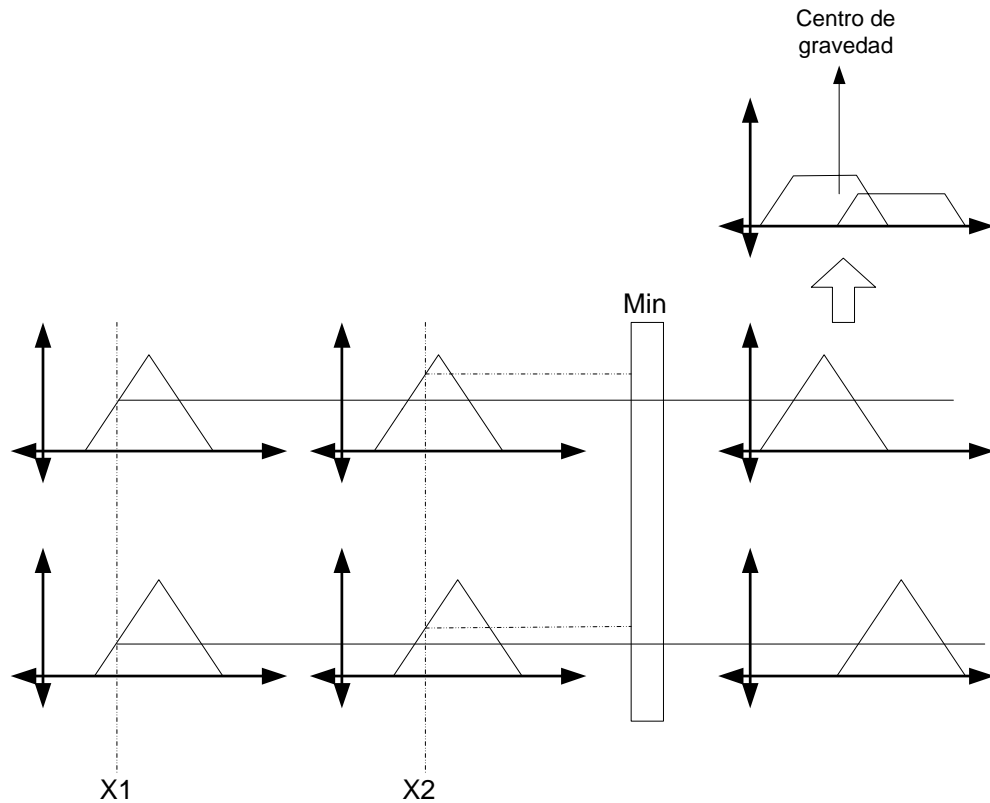


Figura 12. Funcionamiento general de un sistema tipo Mamdani

3.2 Sistemas tipo Takagi-Sugeno²²

El esquema general de un sistema tipo Takagi-Sugeno es el siguiente

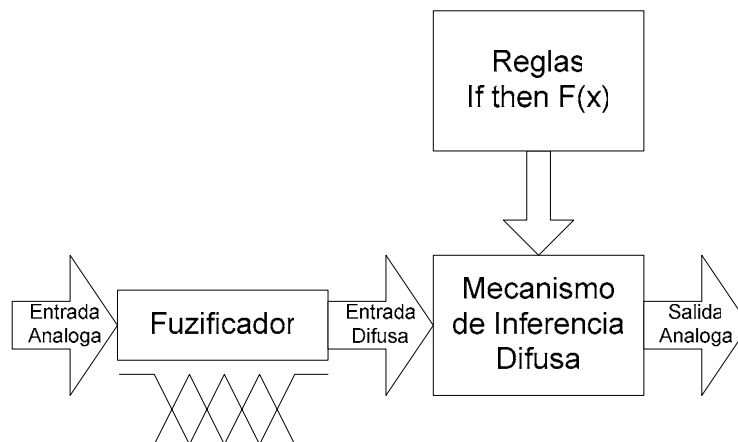


Figura 13. Esquema general de un sistema tipo Takagi-Sugeno

²² Ibid. JANG, J-S

- **Fuzificador:**

La etapa de fuzificación en un sistema tipo Takagi – Sugeno se realiza de la misma forma que para el sistema tipo Mamdani, con el fin de que la entrada al mecanismo de inferencia, sea difusa.

- **Mecanismo de Inferencia:**

El mecanismo de inferencia cambia un poco con respecto al sistema Mamdani, ya que con el fin de eliminar la etapa de defuzificación se pretende que la salida de esta etapa de inferencia entregue un valor numérico, por lo cual también la base de reglas difusas debe cambiar

- **Base de Reglas Difusas:**

El conjunto de reglas en el sistema Sugeno sigue basandose en variables lingüísticas, pero su consecuente debe estar relacionado, ya no con una variable lingüística sino con una función matemática, esto es:

- Si A es alto y B es bajo, entonces $C=f(A,B)$

En un sistema Takagi-Sugeno la base de conocimiento no solo depende de las variables lingüísticas como en el sistema Mamdani; por lo tanto, su diseño, exige un mayor conocimiento del sistema externo para poder definir las funciones de salida para las reglas IF-THEN.

El funcionamiento general de un sistema Takagi-Sugeno se muestra a continuación:

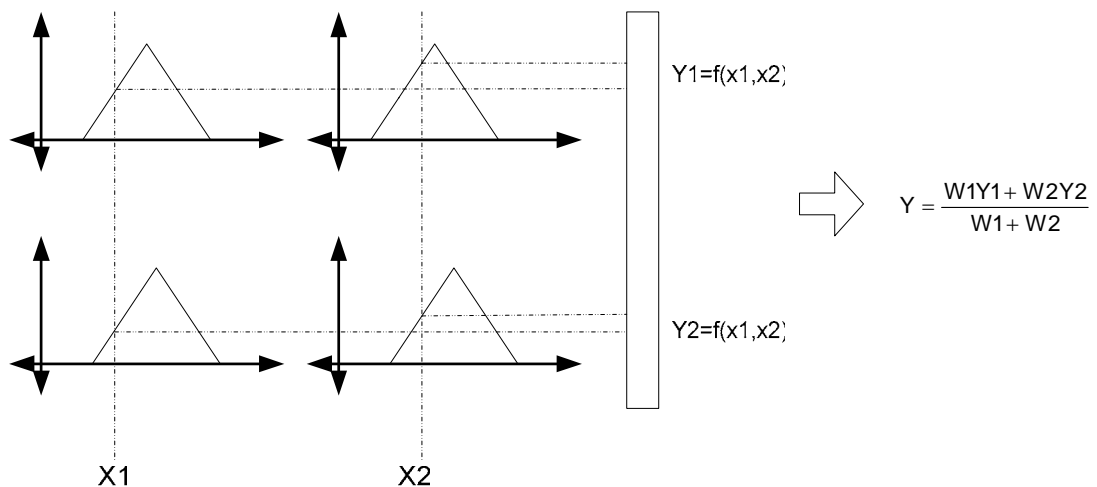


Figura 14. Funcionamiento general de un sistema Takagi-Sugeno

3.3 Simulación:

Para poder entender mejor el funcionamiento de estas dos clases de inferencia, se buscó una aplicación real en control debido al gran interés y conocimiento que hay en la universidad sobre este tema.

Se tomó como referencia un sistema sencillo en el cual se pretende controlar el ángulo de posición de un robot manipulador a través de un motor DC²³, como se presenta a continuación:

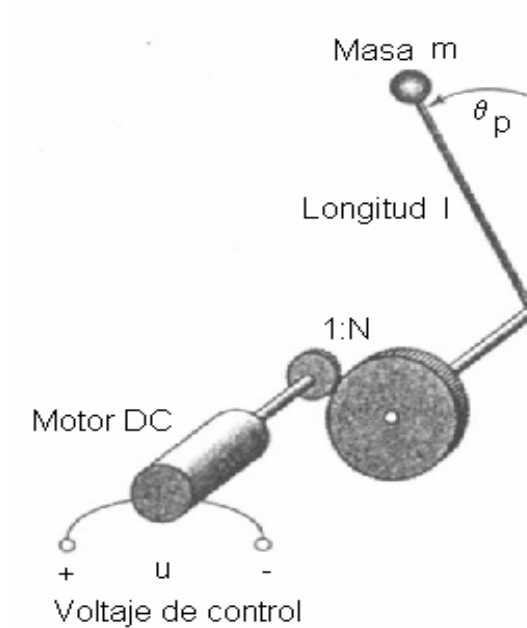


Figura 15. Sistema de posición angular de un brazo de longitud l

Por la segunda ley de Newton se puede decir que:

$$ml^2 \frac{\partial^2 \theta_p}{\partial t^2} = mgl \sin(\theta_p) + T_p$$

Donde T_p es el torque del brazo, por otra parte también se puede decir que:

$$T_p \theta_p = T_m \theta_m$$

$$\frac{\theta_p}{\theta_m} = N$$

$$T_p = NT_m$$

$$T_m = Km(ia)$$

$$T_p = NKm(ia)$$

²³ ZAK, S. "Systems and Control", Oxford University Press, pp. 369, 2003.

Así que,

$$ml^2 \frac{\partial^2 \theta_p}{\partial t^2} = mgl \sin(\theta_p) + NKm(ia)$$

Ahora desde el punto de vista eléctrico se tiene,

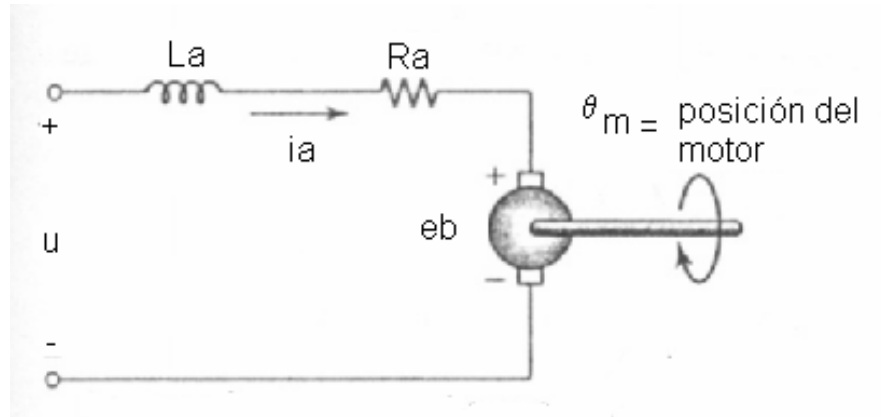


Figura 16. Diagrama eléctrico del sistema

Por leyes de Kirchhoff se puede decir,

$$La \frac{\partial ia}{\partial t} + Ra * ia + eb = u$$

$$La \frac{\partial ia}{\partial t} + Ra * ia + KbN \frac{\partial \theta_p}{\partial t} = u$$

Y asumiendo que,

$$X_1 = \theta_p$$

$$X_2 = \frac{\partial \theta_p}{\partial t} = \omega_p$$

$$X_3 = ia$$

Las ecuaciones de estado quedan, de la siguiente forma:

$$\begin{bmatrix} \dot{X}_1 \\ \dot{X}_2 \\ \dot{X}_3 \end{bmatrix} = \begin{bmatrix} X_2 \\ \frac{g}{l} \sin(X_1) + \frac{NKm}{ml^2} X_3 \\ -\frac{KbN}{La} X_2 - \frac{Ra}{La} X_3 \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \\ \frac{1}{La} \end{bmatrix} u$$

Por lo que es un sistema no lineal de tercer orden, suficiente para poder implementarlo con controladores difusos tipo Mamdani y Takagi- Sugeno.

Para la simulación de usaron diferentes herramientas de Matlab, inicialmente Simulink para modelar el sistema no lineal de la siguiente forma:

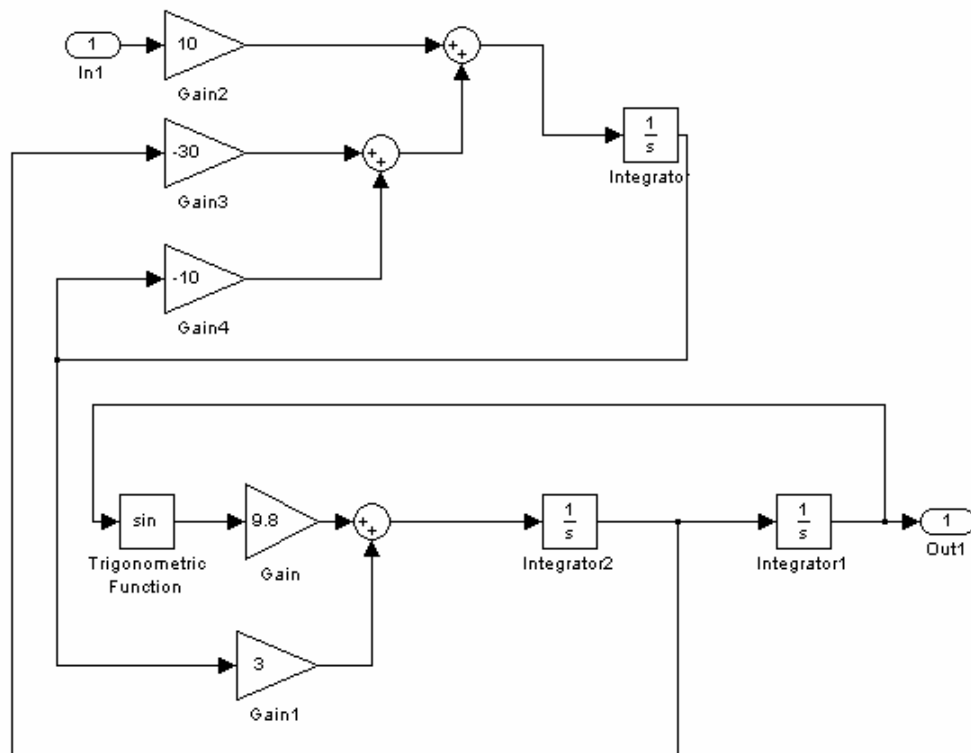


Figura 17. Modelo en Simulink del sistema no lineal

Los parámetros usados fueron los siguientes: $l=1\text{m}$, $m=1\text{kg}$, $N=30$, $Km=0,1\text{Nm/A}$, $Kb= 0,1 \text{ seg/rad}$, $Ra=1 \text{ ohmio}$ y $La=100\text{mH}$

Teniendo implementada la planta no lineal, se procede a diseñar primero el controlador tipo Mamdani de la siguiente forma:

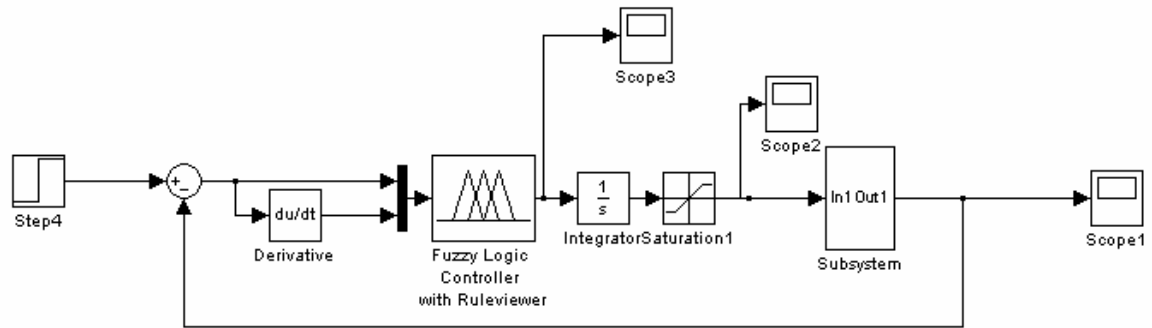


Figura 18. Esquema de controlador tipo Mamdani

Este tipo de configuración, equivale a un controlador de tipo PI no lineal, ya que las entradas al sistema se basan en el error y la derivada del error, a la vez, se pretende que la salida del controlador difuso sea también un delta del voltaje que se le aplica al motor DC (u), por eso es necesario colocar un integrador entre la planta y el controlador, esto con el fin de lograr un error igual a cero en la salida.

Para la implementación del controlador Mandani no es necesario tener mucho conocimiento de la planta por lo que el diseño se hace de manera intuitiva para definir las funciones de pertenencia.

El esquema del controlador es el siguiente:

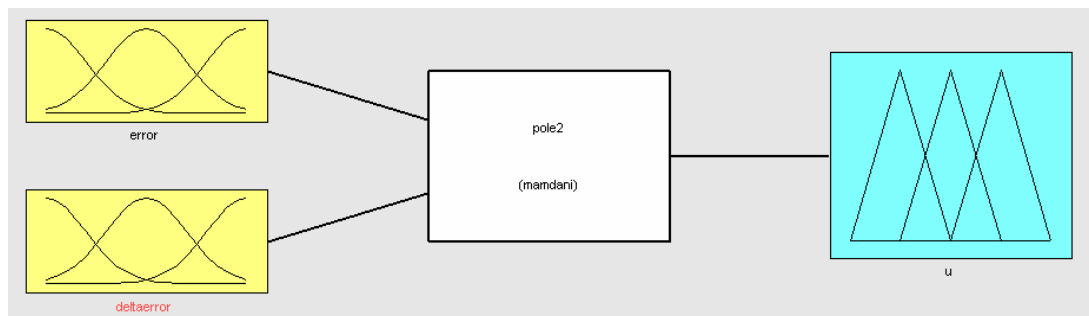


Figura 19. Esquema del controlador tipo Mamdani

Las funciones de pertenencia para el error y el delta de error implementadas fueron de tipo gaussiano como se muestra a continuación:

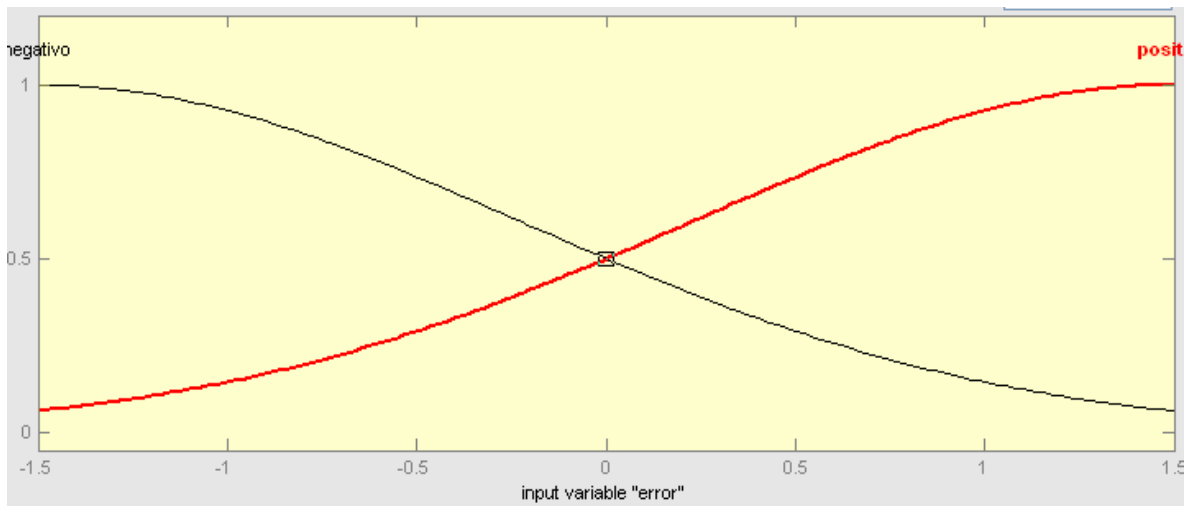
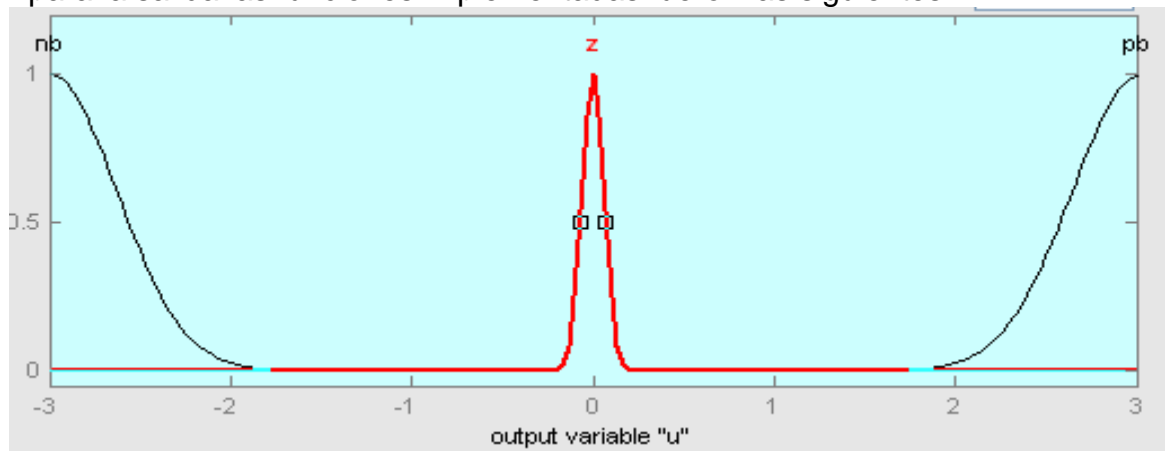


Figura 20. Función de pertenencia para el error

Y para la salida las funciones implementadas fueron las siguientes:



La respuesta al sistema fue la siguiente:

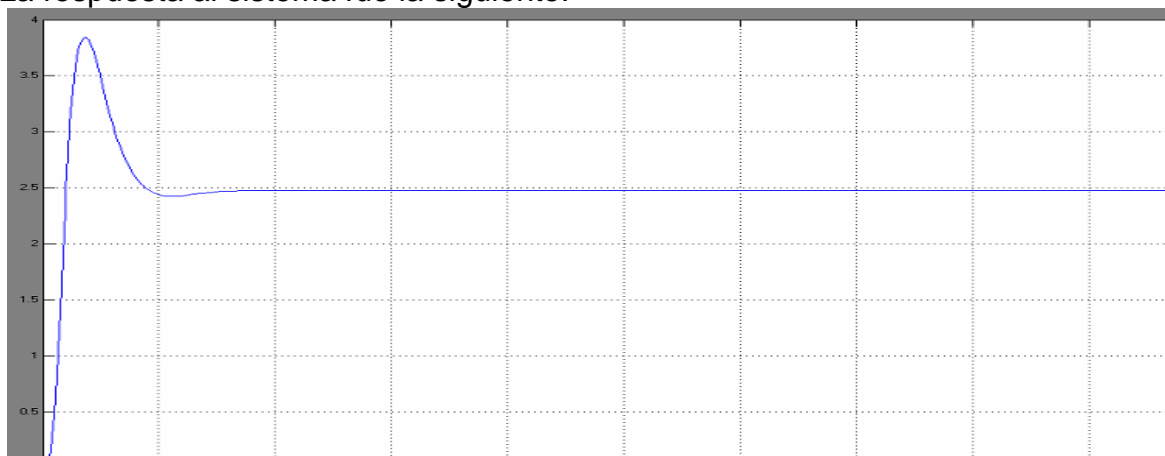


Figura 21. Resultado de simulación con controlador tipo Mamdani

A pesar de realizar varios ajustes sobre los rangos y formas de las funciones de pertenencia, el sobre pico de la respuesta sigue siendo muy alto, por lo que se podría pensar en incluir un control derivativo y agregar aún mas funciones de pertenencia para mejorar la respuesta; sin embargo, el propósito de la simulación era entender el funcionamiento general del control tipo Mamdani, lo cual se logró teniendo en cuenta que el comportamiento de la planta sin controlador es inestable.

Para poder realizar el controlador tipo Sugeno, es necesario tener un conocimiento mayor del proceso a controlar para poder incluir las funciones de salida del controlador, por lo tanto el esquema es diferente.

El esquema utilizado fue el siguiente:

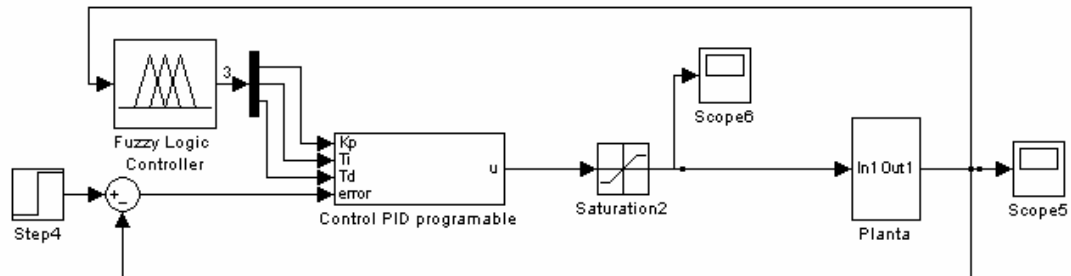


Figura 22. Esquema utilizado para simulación del controlador difuso tipo Sugeno

El controlador difuso utilizado en éste caso pretende entregar los parámetros para un controlador PID, por lo cual el proceso a seguir consiste en linealizar sobre varios puntos la planta para definir los valores del controlador.

Asumiendo como rango máximo de movimiento del motor entre -90 y 90, se definieron tres puntos para linealizar: -70, 0 y 70.

Inicialmente linealizando sobre 0 se obtienen las siguientes ecuaciones de estado:

$$\begin{bmatrix} \dot{X}_1 \\ \dot{X}_2 \\ \dot{X}_3 \end{bmatrix} = \begin{bmatrix} X_2 \\ 9.8X_1 + X_3 \\ -30X_2 - 10X_3 \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \\ 10 \end{bmatrix} u$$

Con ayuda de matlab se obtiene la función de transferencia para el sistema linealizado:

$$\frac{30}{s^3 + 10s^2 + 80,2s - 98}$$

Con ayuda de la herramienta SISOTOOL de Matlab se tiene que el lugar de las raíces de la planta es el siguiente:

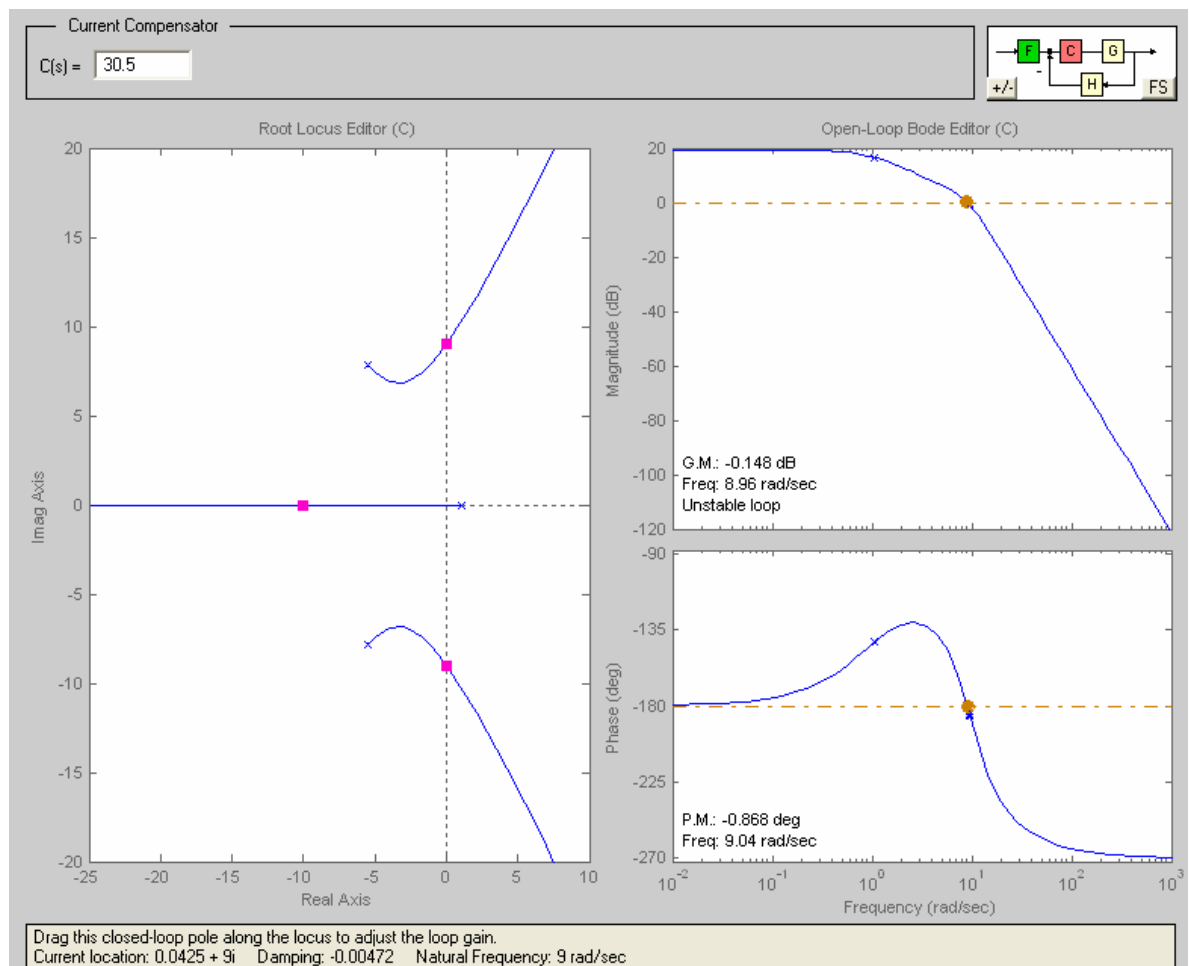


Figura 23. Lugar de las raíces de la planta

De donde se encuentra de manera gráfica los valores de la frecuencia y ganancia de oscilación

$$K_{cu} = 30,6$$

$$\omega_o = 9 \text{ rad / seg}$$

Utilizando Ziegler Nichols para determinar los parámetros de un controlador PID se tiene:

$$K_p = \frac{K_{cu}}{1.7} = 18$$

$$\tau_i = \frac{Tu}{2} = \frac{1}{f_{cu2}} = \frac{\pi}{\omega_o} = 0.349$$

$$\tau_d = \frac{Tu}{8} = \frac{\pi}{4\omega_o} = 0.0872$$

La respuesta del sistema con este controlador se muestra a continuación:

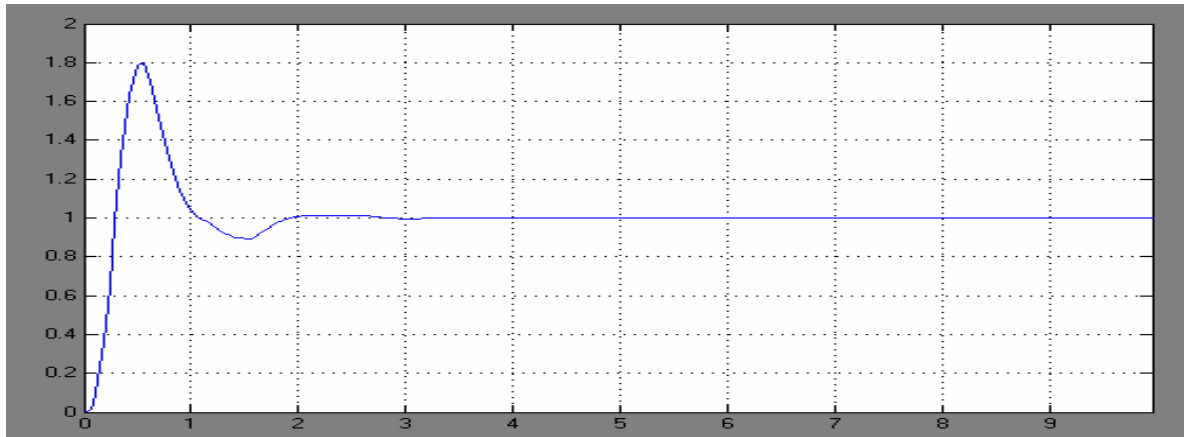


Figura 24. Respuesta al sistema linealizado sobre cero con un controlador PID

Realizando ajustes sobre los parámetros se obtuvo la siguiente respuesta:

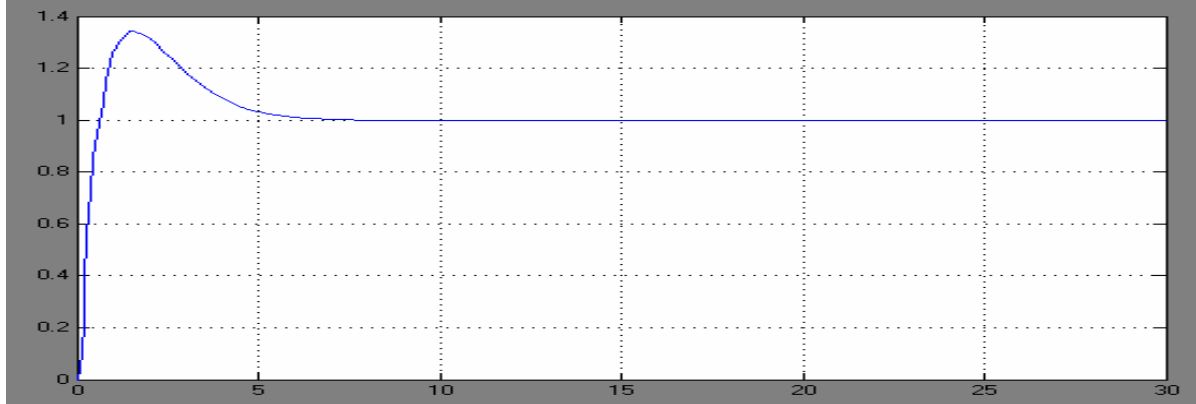


Figura 25.. Simulación con ajuste de parámetros del PID linealizado sobre 0

Los parámetros que se obtuvieron fueron los siguientes:

$$Kp = 14$$

$$\tau_i = 2.33$$

$$\tau_d = 0.214$$

Ahora teniendo en cuenta que la derivada del seno es una función par, la linealización para -70 y 70 es igual. Las variables de estado linealizadas son las siguientes:

$$\begin{bmatrix} \dot{X}_1^* \\ \dot{X}_2^* \\ \dot{X}_3^* \end{bmatrix} = \begin{bmatrix} X_2 \\ 3.37X_1 + X_3 \\ -30X_2 - 10X_3 \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \\ 10 \end{bmatrix} u$$

La función de transferencia de la planta es la siguiente:

$$\frac{30}{s^3 + 10s^2 + 86,6s - 33,7}$$

El lugar de las raíces sigue siendo muy similar al anterior y siguiendo el mismo procedimiento, por Ziegler Nichols los parámetros son los siguientes:

$$Kp = 17,65$$

$$\tau_i = 0,337$$

$$\tau_d = 0.084$$

Realizando un ajuste, se obtiene la siguiente respuesta:

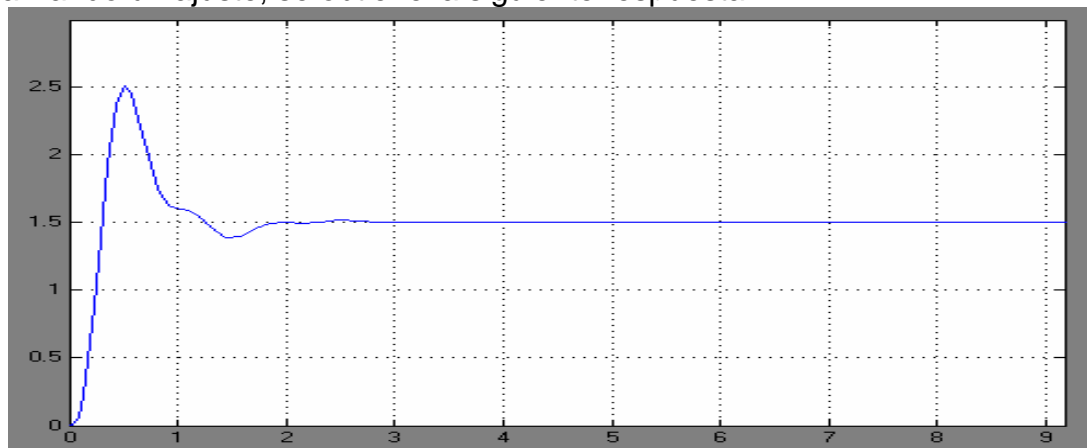


Figura 26. Ajuste de PID sobre 70

Los parámetros ajustados son los siguientes:

$$Kp = 14$$

$$\tau_i = 2.8$$

$$\tau_d = 0.214$$

Se encuentra que los parámetros son muy similares sobre los puntos de operación a pesar de tener funciones no lineales dentro de sus variables de estado, de forma que el comportamiento de la planta es relativamente lineal en todo el rango por lo que un control PID sencillo hubiera sido suficiente. Sin embargo el propósito de la simulación es entender los procesos de inferencia usados.

Teniendo los valores de los controladores, ya se puede implementar el controlador Sugeno. El esquema es el siguiente:

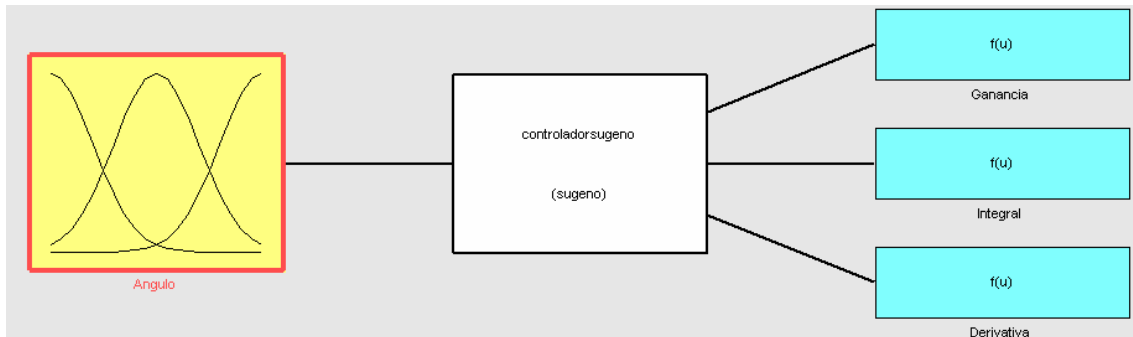
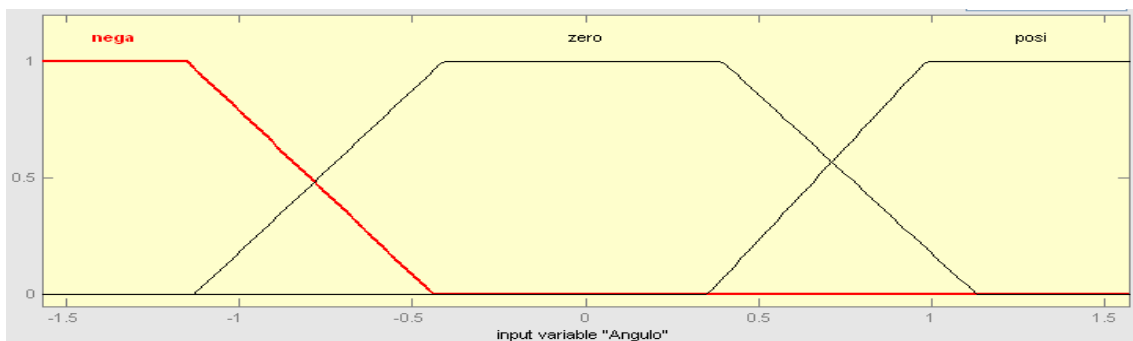


Figura 27. Esquema del controlador tipo Sugeno

Las funciones de pertenencia implementadas fueron las siguientes:



Para definir las funciones de pertenencia se definieron rangos en los cuales se puede decir que los modelos lineales son válidos.

La respuesta del controlador difuso sobre varios puntos de operación fue la siguiente:

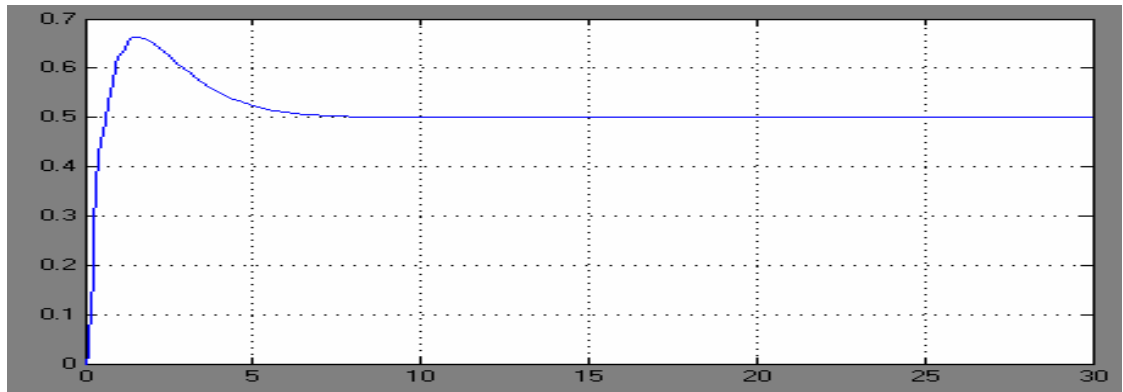


Figura 28. Simulación de controlador difuso tipo Sugeno en 0,5 rad

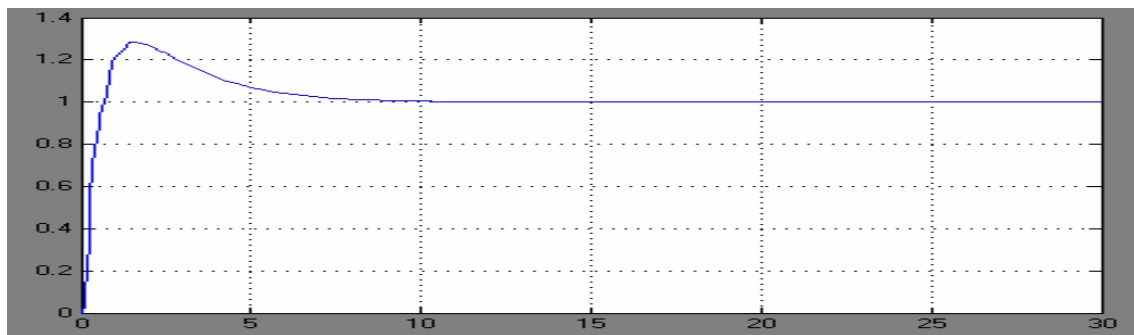


Figura 29. Simulación de controlador difuso tipo Sugeno en 1 rad

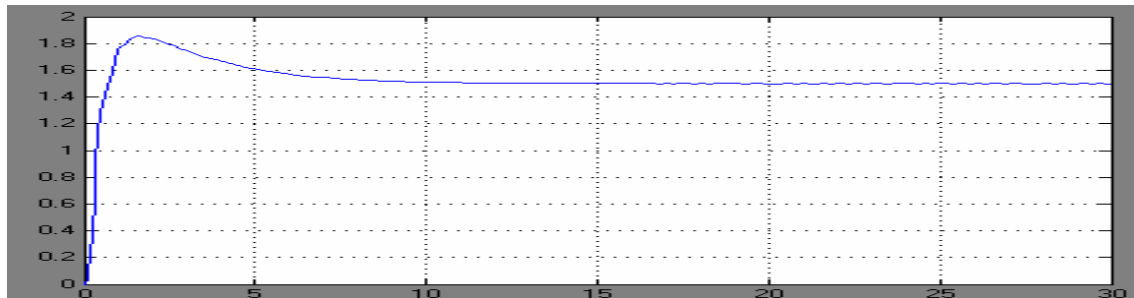


Figura 30. Simulación de controlador difuso tipo Sugeno en 1,5 rad

En general se observa un muy buen comportamiento del sistema.

3.4 Comparación y Conclusiones:

- La implementación de un controlador Sugeno requiere de un conocimiento de la planta a tratar para poder definir las funciones de salida. Por el contrario un controlador Mamdani no lo necesita, solo requiere de un buen diseño de las reglas de inferencia.
- Sin embargo un controlador Sugeno siempre puede ser más preciso que un controlador tipo Mamdani.

- En cuanto a implementación la parte que se puede hacer de igual forma es la de fuzificación. Desde los procesos de inferencia los procesos son completamente diferentes.
- La sintonización de un controlador Sugeno es relativamente sencilla. Por el contrario en un controlador Mamdani este proceso no es tan claro y requiere de un largo tiempo de análisis.
- Los controladores de tipo Sugeno son más matemáticos, por lo que su diseño requiere un proceso más extenso. En cambio el controlador tipo Mamdani es más intuitivo.

4 IMPLEMENTACIÓN ANÁLOGA

4.1 Capacitancias conmutadas

El principio de funcionamiento para un sistema difuso implementado con capacitancias conmutadas, está dado por la implementación del bloque de función de pertenencia construído a partir del amplificador de diferencias de capacitancias conmutadas (Difference SC Amplifier); el esquema general de este amplificador es el siguiente:

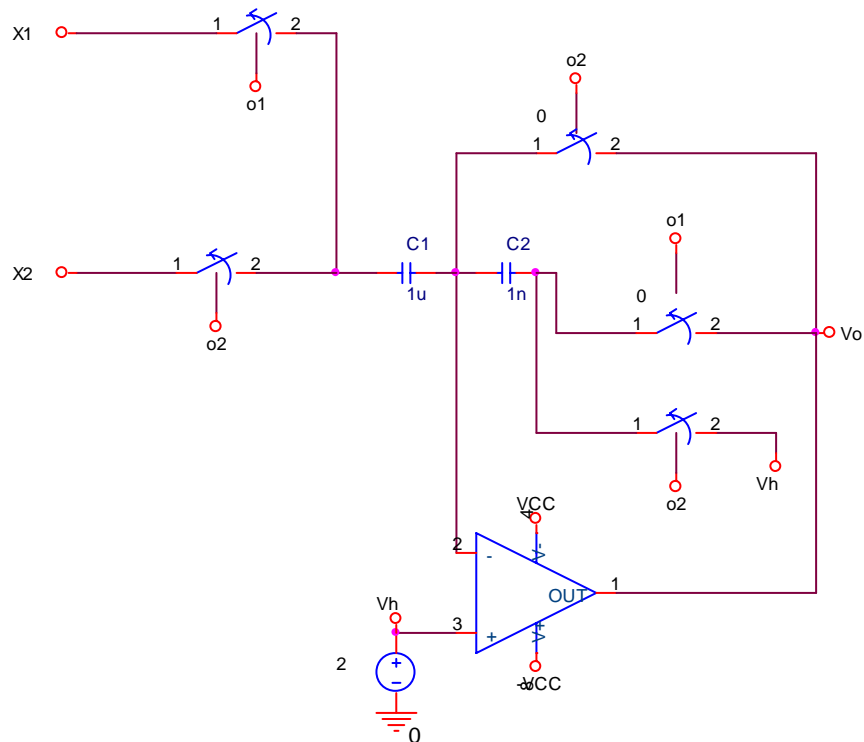


Figura 31. Amplificador SC

Donde las señales de control de los interruptores están dadas por:

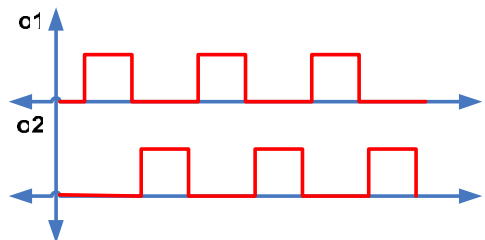


Figura 32. Fases de las señales de control para el amplificador de SC

El principio de funcionamiento de este amplificador se basa en la cantidad de carga que almacenan C_1 y C_2 en los diferentes cambios de fase de las señales de control, esto es mirándolo en Z:

- Para la señal de control o_1 :

$$Q_{C1}z^{-1/2} = C_1(Vh - X_2z^{-1/2})$$

$$Q_{C2} = 0$$
- Para la señal de control o_2 :

$$Q_{C1} = C_1(Vh - X_1)$$

$$Q_{C2} = C_2(Vh - Vo^*)$$

Donde Q_{C1} y Q_{C2} representa la carga de los condensadores C_1 y C_2 , y Vo^* el valor de Vo durante la fase de O_2

Partiendo de éste supuesto, se puede hallar una expresión Vo^* en términos de las entradas X_1 y X_2 .

$$Vo^* = \frac{C_1}{C_2}(X_2z^{-1/2} - X_1) + Vh$$

De ésta forma, a partir de la carga de las capacitancias se logra hacer un muestreo de la entrada para ser pasado a la salida.

Tomando como base éste amplificador se puede generar el bloque de función de transferencia (MFB) solamente agregando un multiplexor análogo a la entrada del amplificador SC diferencial que conmute las entradas y genera tanto rampas de subida como rampas de bajada; el problema de este MFB es que solo puede generar funciones de pertenencia triangulares.

4.2 Por Corrientes

El fundamento del método de corrientes, se fundamenta en espejos para la implementación de las funciones básicas de máximo y mínimo y partir de ellos se generan diferentes funciones de pertenencia. El esquema básico se muestra a continuación:

- Espejo de corrientes con mosfet de enriquecimiento tipo N

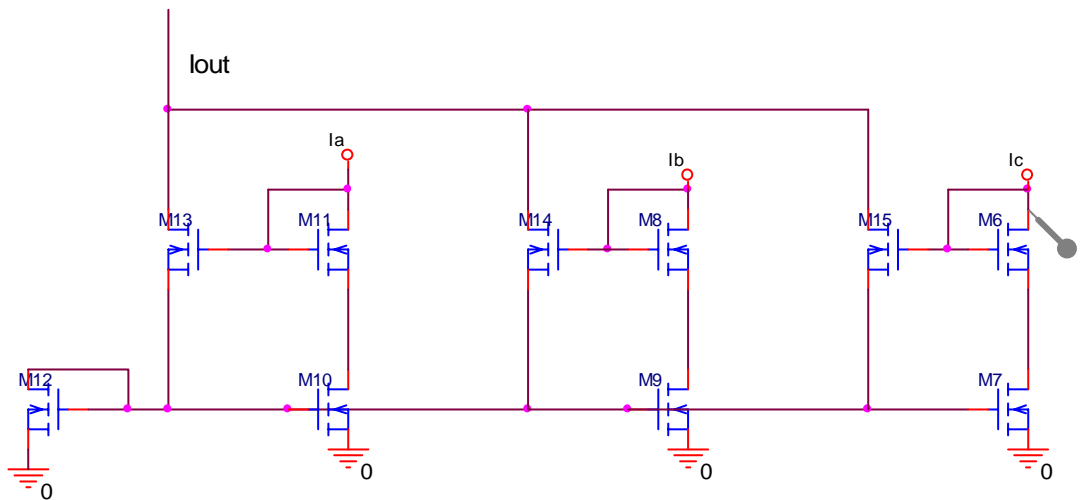


Figura 33. Espejo de corriente con mosfet (+) tipo N (Función máximo)

Donde I_a , I_b e I_c , son las corrientes de entrada al sistema e I_{out} es mi corriente de salida.

Al colocar un corto entre la compuerta y el drenaje, se pretende asegurar que los transistores permanezcan en región de triodo, actuando como una resistencia controlada por voltaje de valor $1/g_m$; mientras en los transistores de salida, el principio de funcionamiento está dado por la ecuación de funcionamiento del mosfet cuando trabaja en región de saturación, esto es:

$$I_D = \frac{K_n}{2} (V_{gs} - V_t)^2$$

Por lo tanto al forzar una corriente por el transistor éste generará un V_{gs} dado por:

$$\pm \sqrt{\frac{2I_D}{K_n}} + V_t = V_{gs}$$

De forma que el mayor V_{gs} de M12 que es el Mosfet de referencia se va a generar por la mayor corriente de entrada (I_a, I_b o I_c) y va a predominar sobre todos las compuertas, por lo que la corriente de salida será igual a la mayor corriente de entrada.

De esta forma el arreglo de transistores anterior equivale a la función:

$$I_{out} = \text{Max}(I_a, I_b, I_c)$$

Normalmente, en una de las tres entradas se coloca una corriente fija, con el fin de determinar el mínimo valor de corriente que debe entregar la salida.

- Espejo de corrientes con mosfet de enriquecimiento tipo P

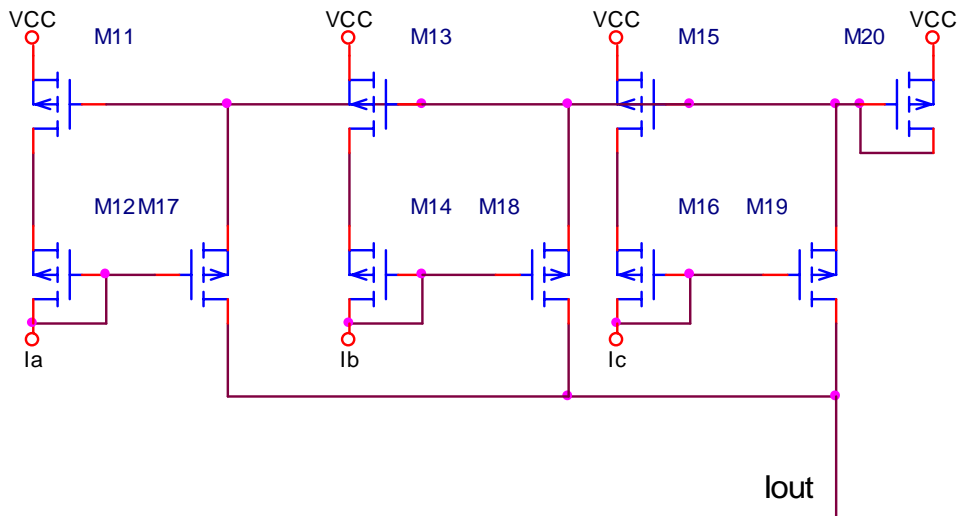


Figura 34. Espejo de corrientes con mosfet (+) tipo P (Función mínimo)

El principio de funcionamiento es igual al anterior; con lo que hay que tener cuidado es con la referencia ya para los transistores tipo P, de tal manera que si mantenemos la referencia de dirección de corrientes entrando a los transistores, para los espejos de corriente tipo P se hablaría de corrientes negativas, por lo tanto la corriente de entrada que predomina es la mayor negativa, por lo que representa la función:

$$I_{out} = \text{Min}(I_a, I_b, I_c)$$

A partir de estos arreglos de transistores se pueden definir diferentes tipos de funciones de transferencia.

4.3 Simulación:

- **Simulación de Capacitancias Conmutadas:**

Para la simulación se diseñó todo el modulo MFB con el fin de analizarlo, entender su funcionamiento y encontrar sus ventajas y desventajas.

Inicialmente se implementó el amplificador diferencial de SC a partir de elementos discretos, apoyándose en P-Spice como herramienta de simulación.

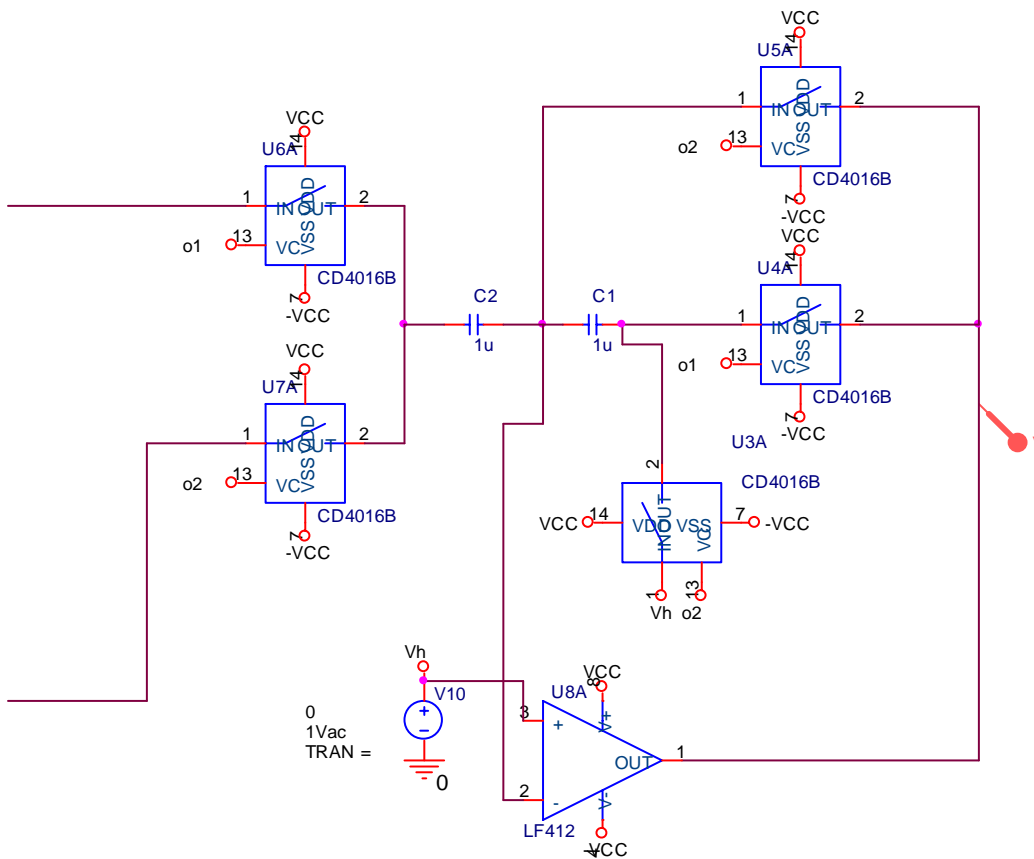


Figura 35. Amplificador de SC implementado en P-Spice

Los elementos discretos utilizados son compuertas de transmisión CD4016B, un amplificador operacional de bajo offset LF412 y condensadores de 1uF.

Al observar la función de transferencia introduciendo una rampa en X_1 que va de 3V a 0V desde 0s hasta 10ms y dejando un voltaje constante en X_2 , se obtuvo la siguiente respuesta.

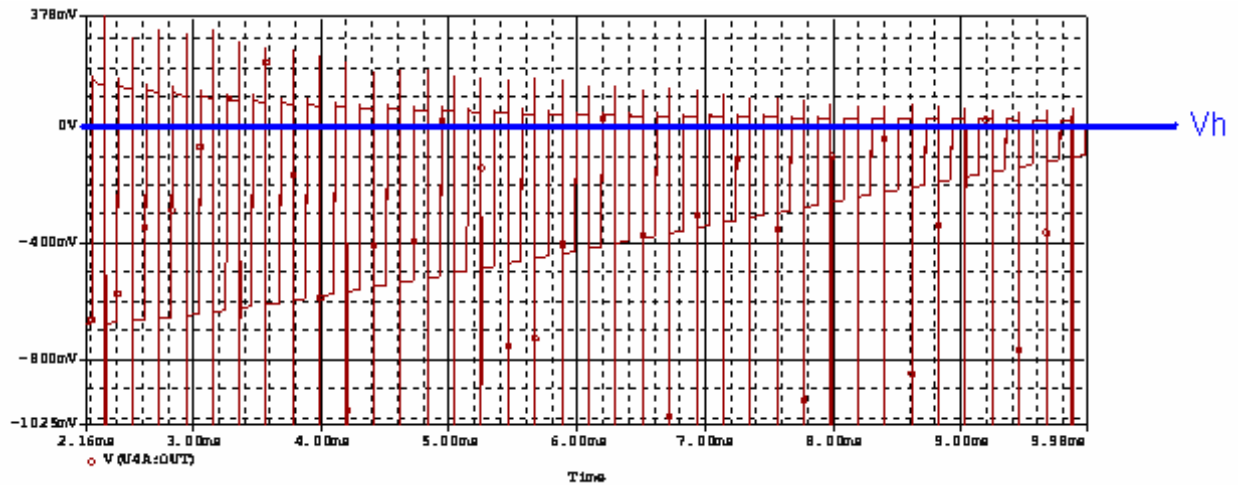


Figura 36. Respuesta de un amplificador diferencial de SC ante una entrada rampa

De la gráfica se puede observar, eliminando la respuesta transitoria de carga de los condensadores, que durante la fase O_1 la salida tiende al valor de V_h , siendo V_h quien define el valor máximo que podría alcanzar la señal de salida, de forma que se conserven las ecuaciones descritas inicialmente.

Durante la fase de O_2 , V_o toma un valor lineal que es proporcional a la señal de entrada, otro aspecto a tener en cuenta es que por la configuración del amplificador se invierte la señal de salida.

Ahora agregando un multiplexor a la entrada para completar el MFB, se implemento el siguiente circuito:

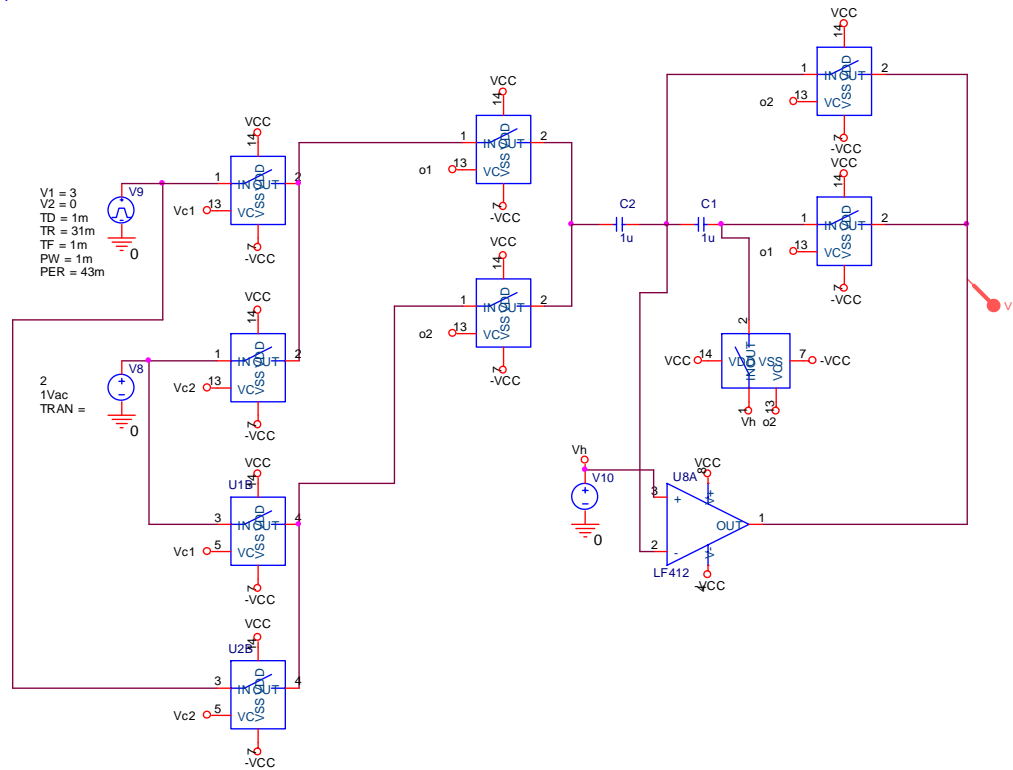


Figura 37. Implementación de un MFB en P-Spice

La gráfica obtenida fue la siguiente:

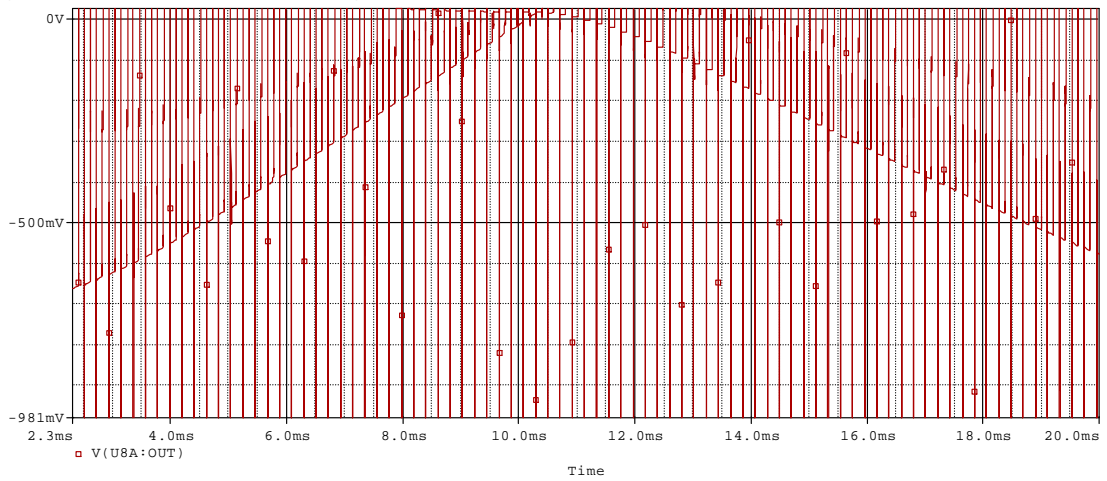


Figura 38. Simulación de un MFB de SC en P-Spice

Para una entrada tipo rampa igual a la que se introdujo para el amplificador de SC se obtiene ya una función de pertenencia triangular y su centro puede ser desplazado con la conmutación del multiplexor de entrada, de forma que las entradas se conmutan y se genera una rampa con pendiente inversa.

- **Simulación por Corrientes**

Para la implementación de los arreglos de transistores anteriores se definieron parámetros de transistores complementarios así:

M(+) Tipo N	M(+) Tipo P
<ul style="list-style-type: none"> • $V_t = 0,7V$ • $K_n' = 1mA/V^2$ • $W/L = 10$ 	<ul style="list-style-type: none"> • $V_t = -0,7V$ • $K_p' = 1mA/V^2$ • $W/L = 10$

Para la simulación del funcionamiento de las funciones max y min se diseñaron inicialmente las funciones de pertenencia con fuentes de corrientes I_{pwl} de P-Spice.

Las funciones de pertenencia que se introdujeron fueron las siguientes:

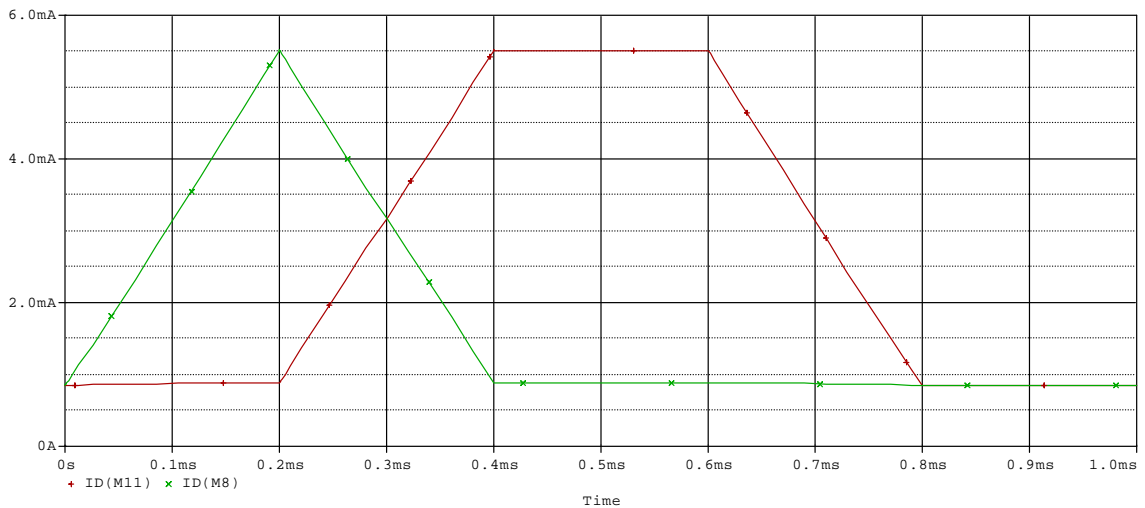


Figura 39. Formas de corriente diseñadas para simular el comportamiento de las funciones max y min

Al aplicar la función max se obtuvo el siguiente resultado:

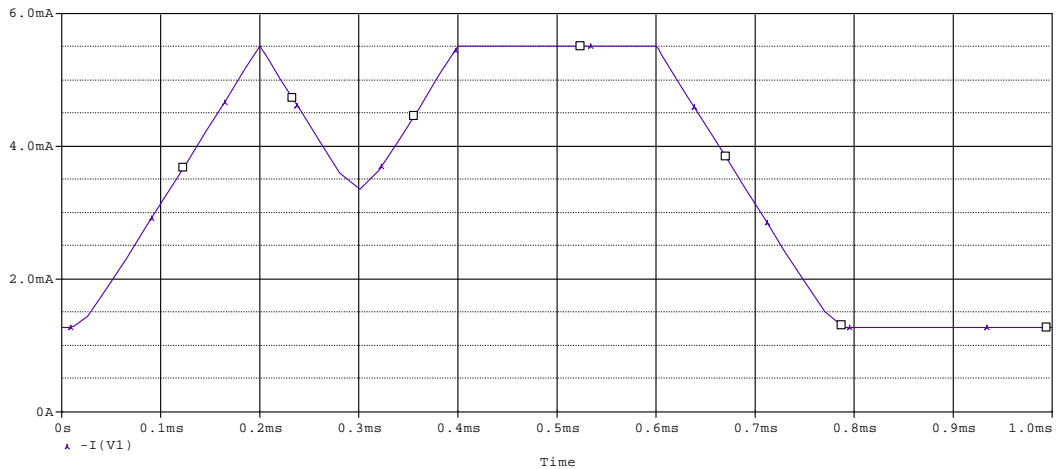


Figura 40. Resultado de simulación de función max

Luego, se aplicó la función min teniendo en cuenta la referencia de las corrientes y se obtuvo el siguiente resultado:

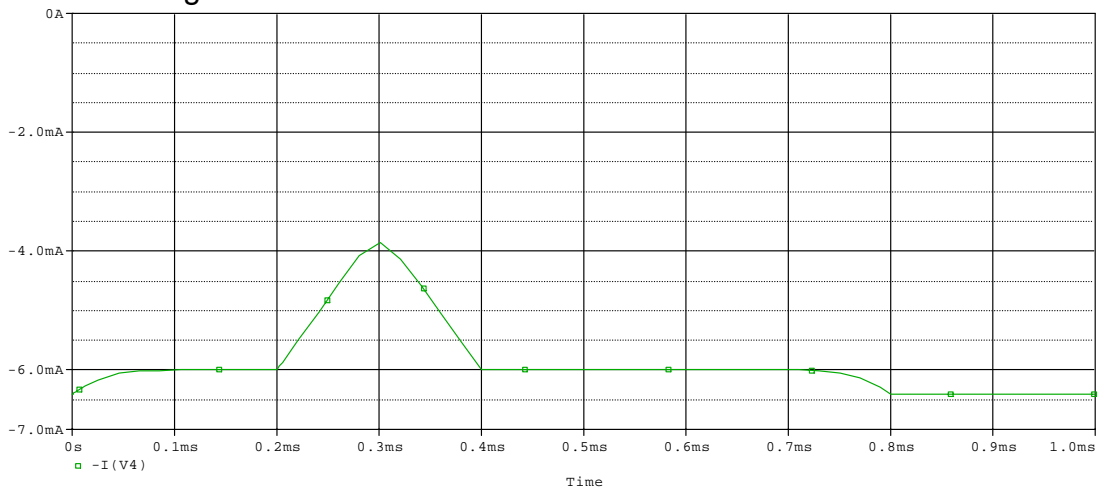


Figura 41. Resultado de simulación de función min

Para generar las diferentes formas de las funciones de pertenencia, se interconectan circuitos de máximo y mínimo hasta obtener la función de pertenencia deseada; para el control de las pendientes se varían los W/L de los transistores de los espejos.

Con la combinación de cuatro tres etapas de mínimo-máximo (dos mínimo, una de máximo) se puede llegar a definir funciones de pertenencia de tipo trapezoidal. Los resultados de la simulación se muestran a continuación:

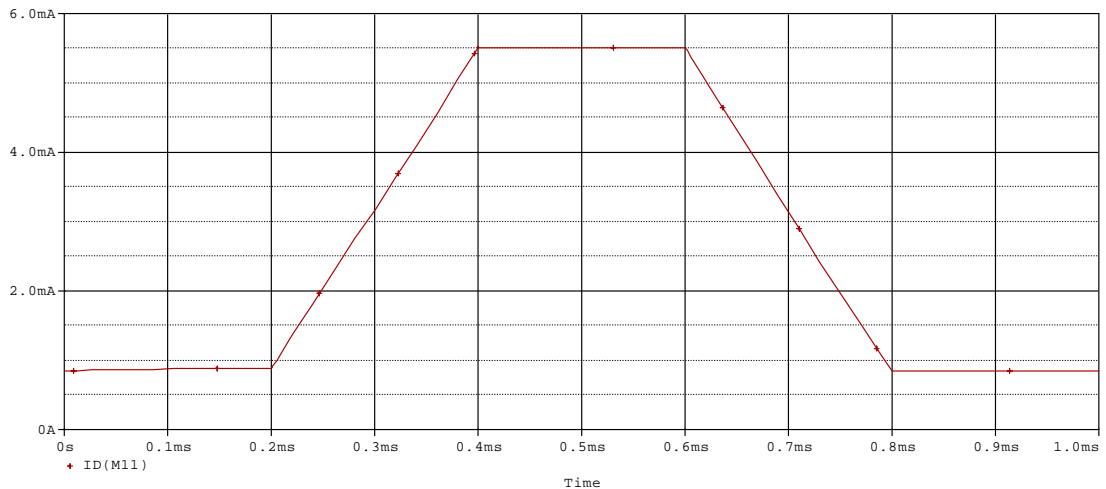


Figura 42. Simulación de función de pertenencia por espejos de corriente

4.4 Comparación y Conclusiones:

- **Para Capacitancias Conmutadas**
 - Con respecto a una configuración digital el espacio utilizado por los componentes utilizados es menor al de una configuración digital.
 - Esta configuración en particular limita la fuzificación en cuanto solo se pueden generar funciones de pertenencia tipo triángulo y debe tener valores de pertenencia diferentes de 0 para todo el rango de la entrada.
 - A pesar de las dos limitaciones anteriores, tiene como ventaja que es muy fácil ubicar el centro de la función triángulo, lo que permite ubicar el punto máximo de pertenencia, a través de un voltaje DC.

- **Por Corrientes**
 - El área necesaria para la implementación sigue siendo muy baja; incluso menor que en el método de capacitancias conmutadas, ya que el circuito solo consta de transistores que en la mayoría de los casos son complementarios, sin incluir capacitancias que implican un área considerable en la implementación.
 - Permite la implementación de funciones de pertenencia triangulares y trapezoidales que en la mayoría de los casos son suficientes en la mayoría de aplicaciones. Sin embargo actualmente existen algunas variaciones de este método que permite a través de segmentos de recta, hacer aproximaciones a funciones de transferencia gaussianas.
 - Aunque es relativamente fácil generar las formas de onda de las funciones de pertenencia, no lo es hacer el desplazamiento de esta

sobre el eje x , como si se puede hacer con el método de capacitancias conmutadas, solo eligiendo el punto medio de la función de pertenencia con V_h .

5 VENTAJAS DE IMPLEMENTACIÓN ANÁLOGA

5.1 Ventajas

- Bajo consumo de potencia, se pueden hacer diseños dedicados en forma difusa que logran consumos de potencia menores a los que puede tener una implementación digital, esto se debe a que la mayoría de las señales de entrada y salida de los sistemas difusos son señales análogas por lo que es necesario diseñar conversores A/D y D/A que no permiten disminuir lo suficiente el consumo que puede tener un controlador difuso implementado en forma digital²⁴.
- El área física de diseño del procesador difuso se reduce en una implementación análoga. Por la misma razón del punto anterior el diseño de los conversores A/D y D/A ocupan un espacio que es comparable al espacio requerido para la implementación análoga²⁵.
- Costos de fabricación menores debido a que puede ocupar un menor espacio.
- Velocidad de procesamiento. En general para un procesador análogo el tiempo de propagación de la señal sería el tiempo necesario para ejecutar su tarea mientras que en una implementación digital esto puede requerir varios ciclos de reloj, por lo que es improbable pensar en procesamiento digital para una aplicación de alta velocidad (velocidades de 500 MHz para arriba) sin utilizar una gran cantidad de recursos para lograr procesamientos paralelos. En éste caso es mas viable pensar en un sistema análogo dedicado que pueda trabajar en este rango de frecuencias²⁶.

²⁴ FRANCHI, E.; ROVATTI, R. y MANARESI, N. “*Hardware and software integrated toolkit for low cost analog fuzzy controllers*”. Industrial Electronics, Control and Instrumentation. IECON '94., 20th International Conference on. Pg. 1331-1336. Vol. 2. Sept. 1994.

²⁵ GIUSTOLISI, G.; PALMISANO, G. y PALUMBO G. “*An efficient fuzzy controller architecture in SC technique*”. Circuits and Systems II: Analog and Digital Signal Processing. IEEE Transaction on. pp. 208-218. Vol. 49. No 3. March 2002.

²⁶ CASTILLO, J.; MARTINEZ, W.; BANUELOS, M. y PEREZ, J. “*Analog processing for nonlinear fuzzy controllers development*”. Design of Mixed- Mode Integrated Circuits and Applications. Third International Workshop on. Pg. 163-166. Puerto Vallarta, Mexico. Jul 1999.

5.2 Desventajas²⁷

- Facilidad de programación. Simplemente cambiando la programación de una memoria se puede cambiar completamente la funcionalidad que puede tener una implementación digital; por el contrario para modificar el comportamiento de una implementación análoga, es necesario rediseñar el circuito completamente.
- Rapidez de desarrollo. El tiempo de desarrollo de un circuito análogo sigue siendo mucho mayor al de una implementación digital donde las herramientas que se tienen facilitan el diseño.
- Inmunidad al ruido. En la medida que es necesario tener una resolución relativamente alta, el diseño análogo empieza a complicarse debido al ruido y por las magnitudes de voltajes y corrientes que deben manejarse, por el contrario en una implementación digital se pueden lograr altos grados de inmunidad al ruido comparados con los circuitos análogos en la medida en que los procesadores pueden manejar buses de datos mas grandes y los conversores son suficientemente buenos.

²⁷ TEXEIRA, E.; ARAUJO, M.; BREURING, A.; AZEVEDO, H. y CORREO, G. “*Hardware implementation of a fuzzy controller for nonlinear application*” Industrial Electronics, Control, and Instrumentation. Proceedings of the 1995 IEEE IECON 21st International Conference on. Pg 1520-1524 Vol. 2. Orlando, FI USA. Nov 1995.

6 CONCLUSIONES PARA LA ESCOGENCIA DEL MODELO A IMPLEMENTAR

- La implementación en hardware de lógica difusa sigue siendo un campo abierto de investigación, del cual todavía hay muchas posibilidades, en especial en el diseño análogo donde se puede desarrollar en aspectos como:
 - Diseño de funciones de pertenencia suaves como campanas y gaussianas, para aplicaciones específicas.
 - Para procesos de tipo Mamdani hay muy poca información acerca de los procesos de defuzificación, aunque en la mayoría de casos se trabaja con este tipo de inferencia.
 - A nivel de implementación, hay muy poca información para sistemas de capacitancias conmutadas, en la mayoría de los casos se ha trabajado con corrientes.
- En general todos los procesos de tipo Sugeno han sido poco trabajadas a nivel de hardware, lo que hace atractivo su estudio.
- Por otro lado se cuentan con los recursos suficientes de software para llevar a cabo este tipo de estudios.
- A nivel industrial también existe gran interés por la implementación a nivel análogo por las ventajas que implica a nivel de espacio y de costos.

7 DIAGRAMA EN BLOQUES DE UN SISTEMA TAKAGI-SUGENO A IMPLEMENTAR

Retomando el esquema de funcionamiento general de un sistema Sugeno, este se puede dividir en tres secciones: fuzificación, sistema de inferencia y normalización.

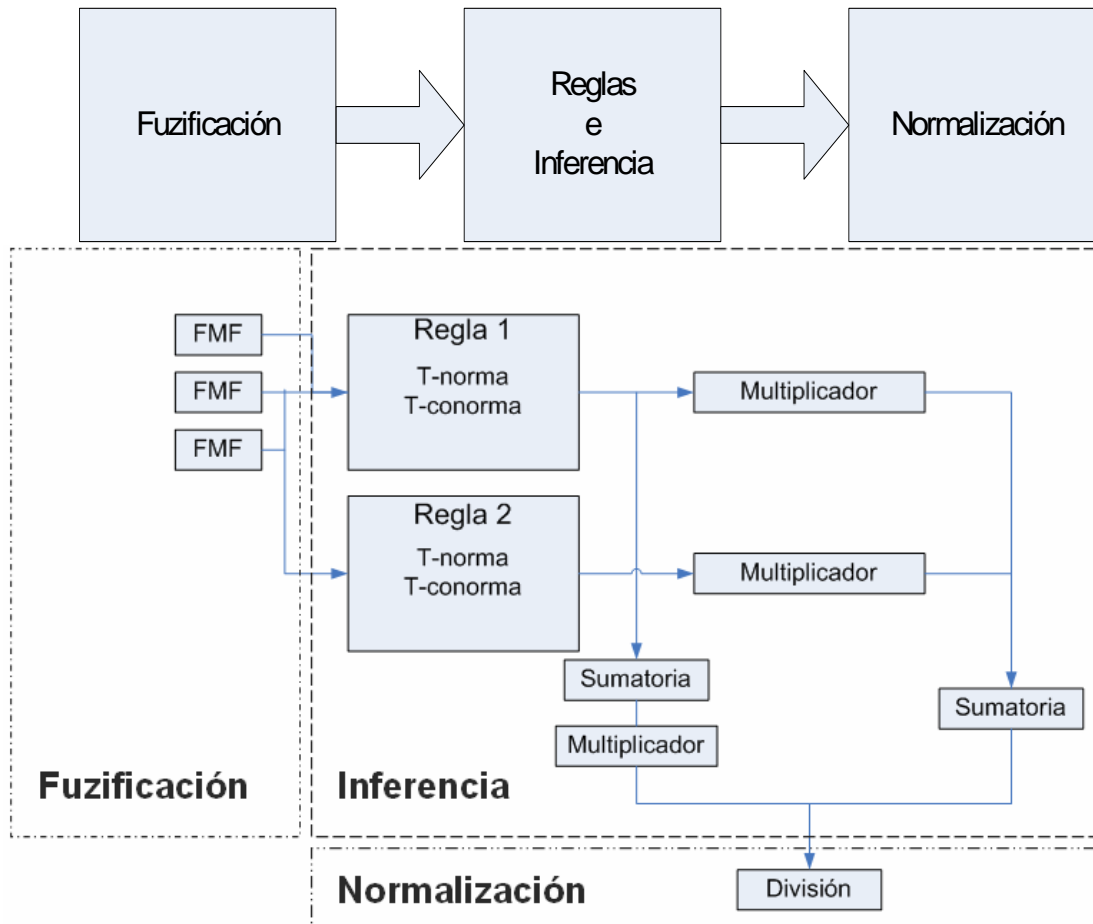


Figura 43. Diagrama en Bloques de un Sistema Sugeno

El controlador difuso en éste caso pretende entregar los parámetros para un controlador PID, por lo cual el proceso a seguir consiste en linealizar sobre varios puntos la planta para definir los valores del controlador. Por esta razón se pretende que el sistema a implementar solo posea una entrada y tres salidas.

8 FUNCIONES DE PERTENENCIA (FUZIFICACIÓN)

8.1 Esquema Circuitual

Para el diseño de las funciones de pertenencia se usa el principio de funcionamiento de un circuito diferencial:

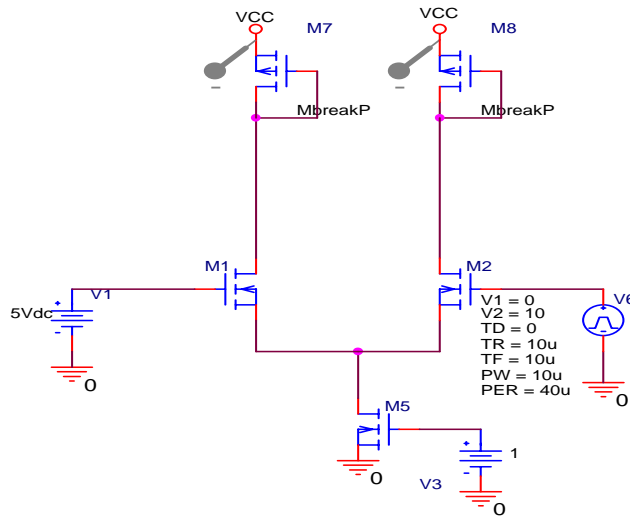


Figura 44. Circuito diferencial sencillo

Al definir como entrada la compuerta de M2 y al fijarse un voltaje en la compuerta de M1, este actúa como una referencia que determina el punto en el cual el circuito cambia de estado generando la siguiente salida:

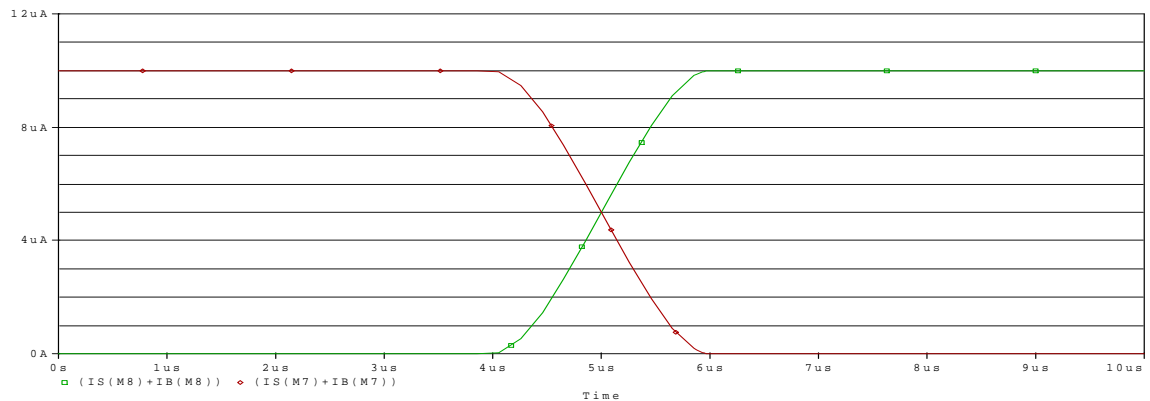


Figura 45. Función de transferencia del circuito diferencial (Corriente por M1 y M2 con respecto al voltaje de compuerta de M2)

Teniendo en cuenta esta función de transferencia, para poder formar una función de pertenencia se hace necesario la conexión de dos pares diferenciales conectados en paralelo.

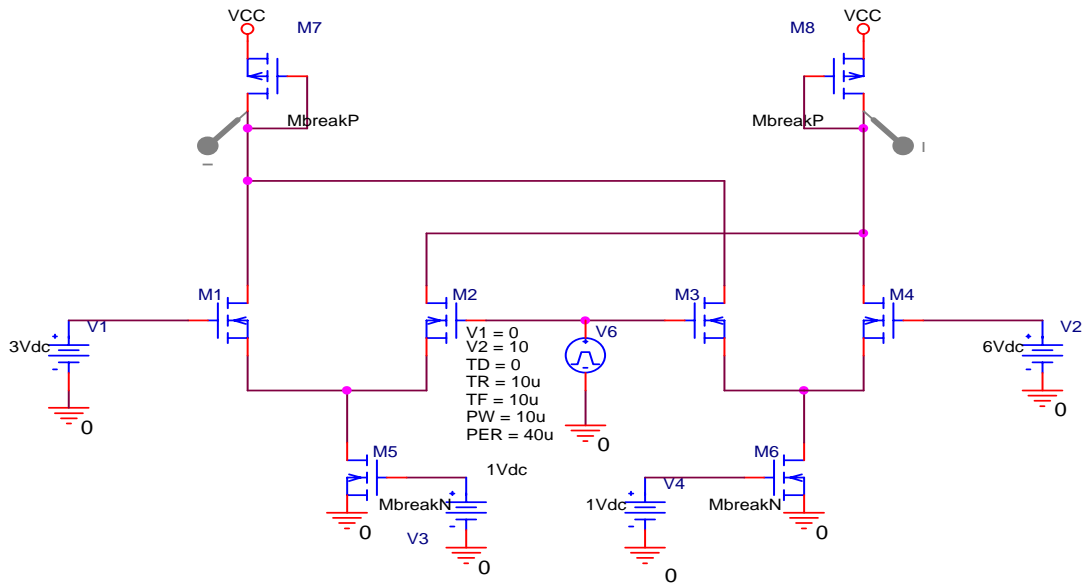


Figura 46. Diferenciales acoplados por la carga

De forma que se obtiene la siguiente función de transferencia

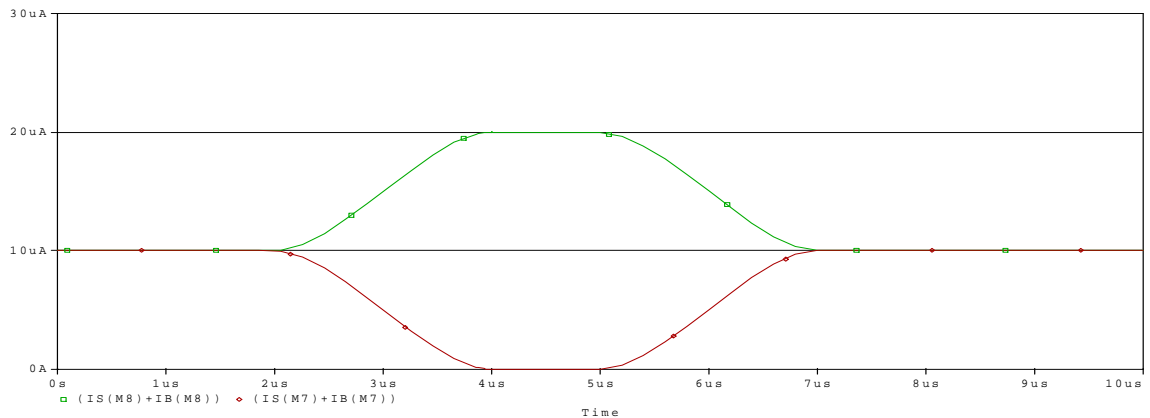


Figura 47. Función de transferencia de los diferenciales acoplados por la carga

Como se observa de este circuito se pueden generar tanto funciones de pertenencia normales, así como funciones de pertenencia complementarias. Lo que permite hacer de una forma más sencilla el siguiente módulo del sistema.

Al intentar extender este principio para colocar más diferenciales encadenados se logra la siguiente configuración:

8.2 Programabilidad

Para la flexibilidad de las funciones de pertenencia es necesario que se puedan variar dos parámetros: su centro y la pendiente con que se abren las diferentes funciones.

- **Ubicación del centro:**

Teniendo en cuenta la configuración presentada la ubicación de los centros simplemente se realiza fijando los voltajes de referencia en la compuerta opuesta a la entrada del circuito, de esta forma también se definen los anchos de las funciones de pertenencia.

A continuación se observa una simulación variando los voltajes de referencia.

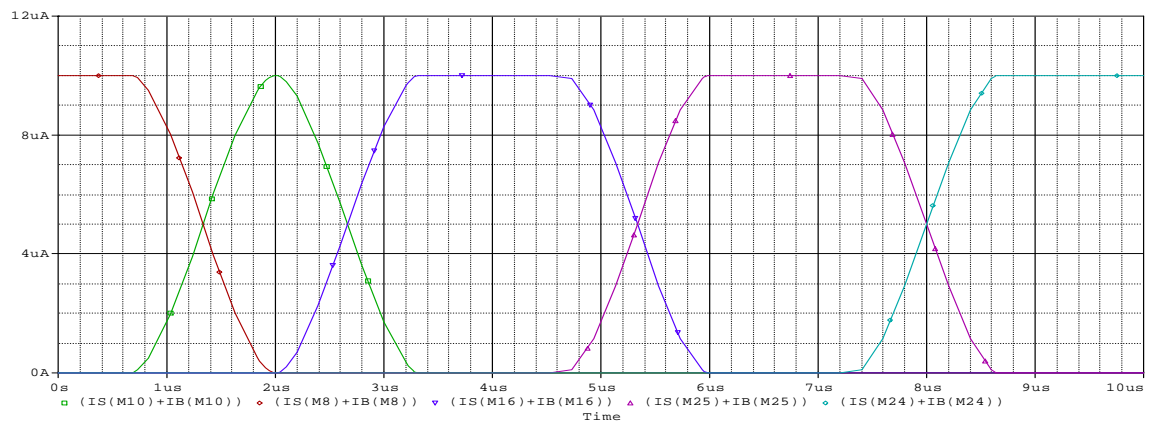


Figura 50. Variación de los voltajes a la entrada de los diferenciales acoplados en cascada

- **Variación de las Pendientes:**

Para la variación de las pendientes es necesario variar el g_m de los transistores que se encuentran en las entradas de los diferenciales, para esto básicamente existen dos opciones, variando la corriente de polarización o cambiando los parámetros físicos de los transistores.

- ***Corriente de Polarización***

En la medida en que la corriente de polarización aumenta el valor de g_m también lo hace guardando la siguiente relación:

$$g_m = \sqrt{k_n'(W/L)I_D}$$

De forma que en la medida en que la corriente de polarización se logra aumentar, la ganancia del circuito también lo hace y por tanto la pendiente de la función de transferencia es mayor.

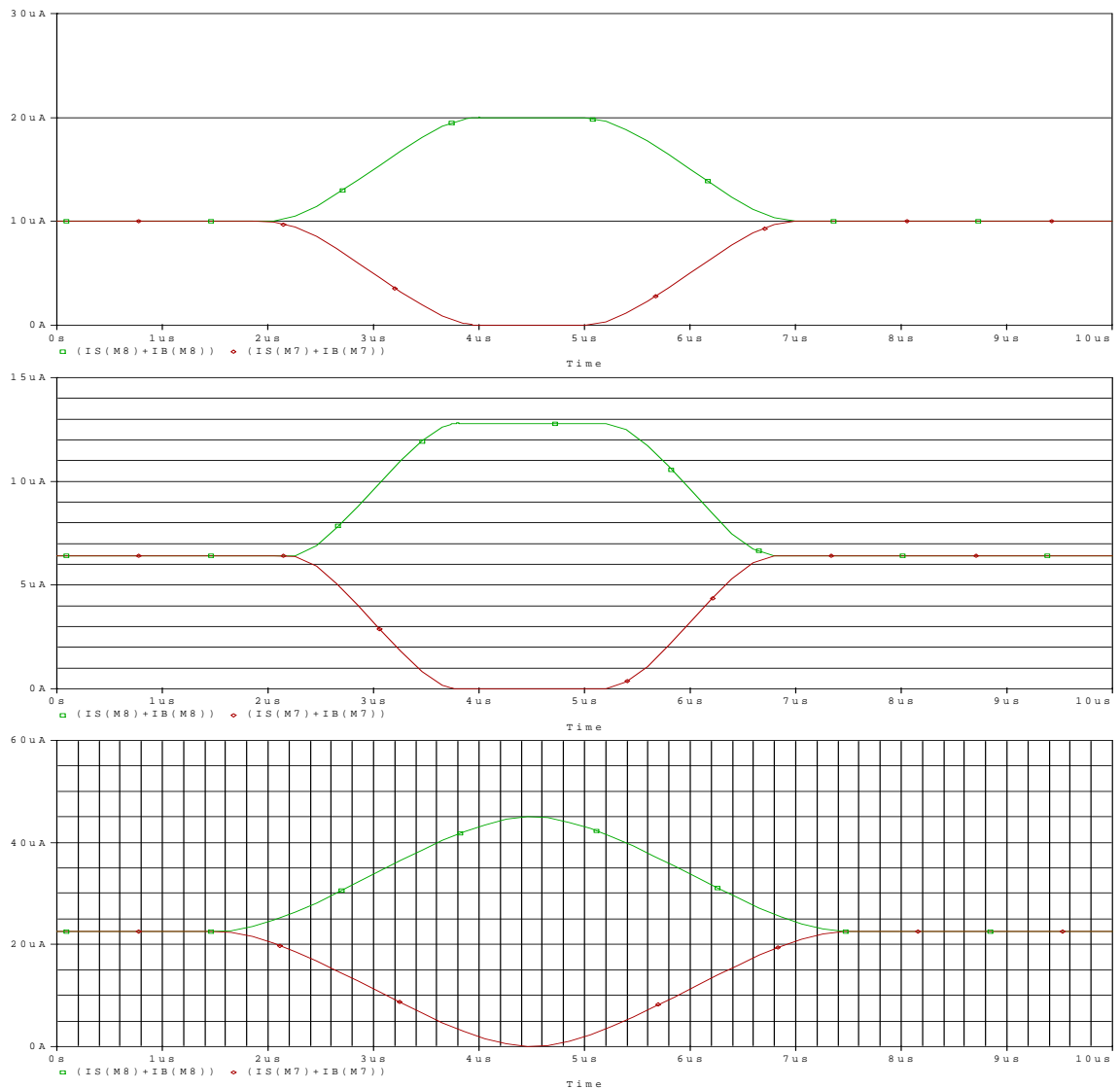


Figura 51. Cambio de pendiente por variación de corriente de polarización

Hasta este punto parece una opción viable pero presenta un gran inconveniente y es que al variar la corriente de polarización, también se están cambiando los topos máximos de las funciones de pertenencia.

○ *Variando Parámetros Físicos*

Básicamente el parámetro físico que podemos cambiar es W/L esto se logra conectando paralelos de transistores que se van agregando con switches de forma que el W/L equivalente cambia.

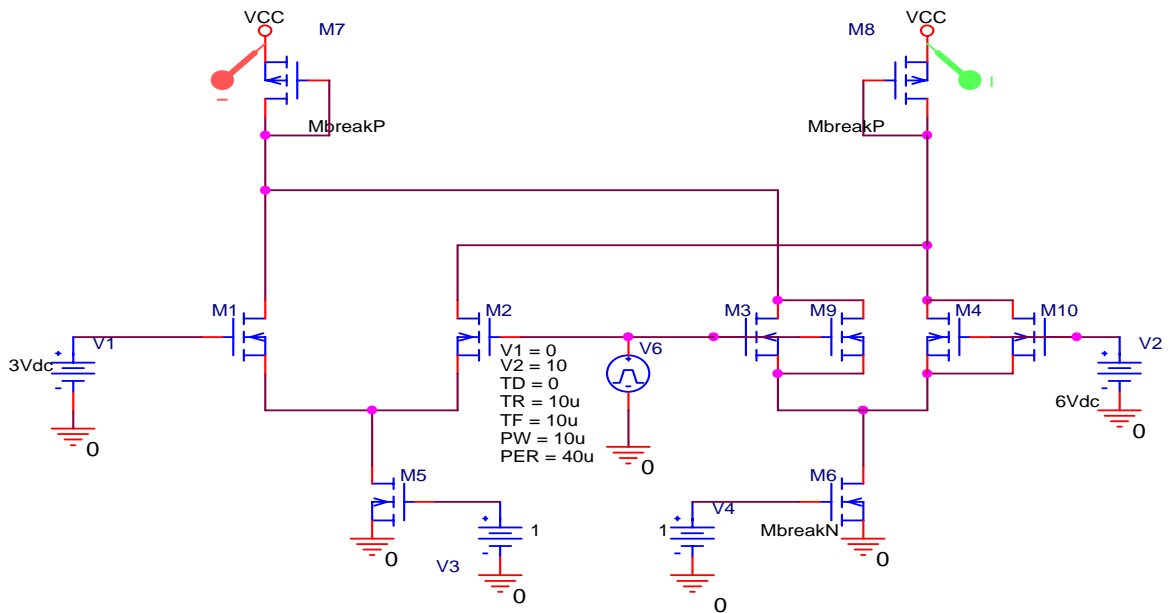


Figura 52. Diferenciales acoplados con variación de pendiente

Como se observa en el circuito para el diferencial de la derecha se agregaron dos transistores en paralelo con el fin de que el W/L equivalente sea el doble y lograr así una variación en la pendiente, obteniendo una función de transferencia de la siguiente forma:

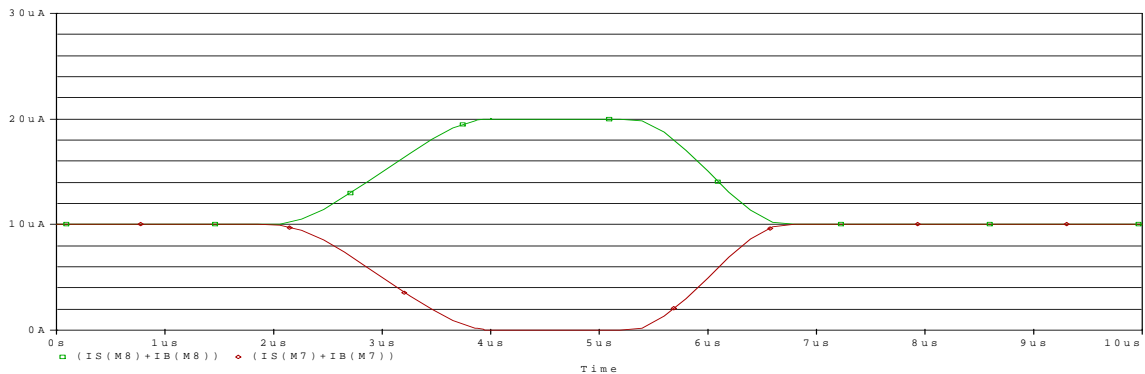


Figura 53. Función de transferencia con cambio de pendiente acoplando transistores

De esta forma logramos que la pendiente de subida y la pendiente de bajada sean diferentes sin cambiar los toques máximos de corriente.

Como desventaja se tiene por un lado que no hay una relación lineal entre W/L y g_m al igual que la corriente de polarización y por otra parte el hardware se incrementa en gran medida debido a que para colocar las opciones de programabilidad es necesario crear bancos de transistores que se vayan acoplando para poder variar las pendientes.

8.3 Problemas de Acople

Una vez se arrancó la implementación de este módulo, se encontraron dos problemas: corrientes de fuga en las fuentes de corriente de los diferenciales y equilibrar las cargas para lograr que los diferenciales fueran simétricos.

- **Equilibrar el diferencial**

En el momento de hacer el diseño en la tecnología específica se encuentra que aunque los diferenciales deberían estar equilibrados esto no es así y se encuentran variaciones como la que se presenta en la figura 24 en donde las corrientes de referencia para ambas ramas no son iguales:

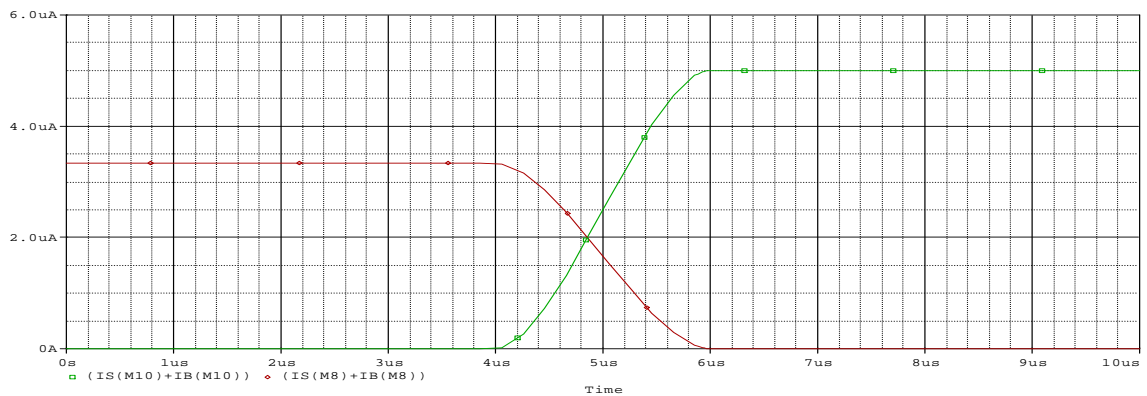


Figura 54. Diferencial no equilibrado

Estos problemas se presentan por la corriente de fuga de los transistores del diferencial que no es despreciable debido a su gran tamaño para reducir este problema se utiliza el método de transistores anidados o en paralelo, según estas consideraciones se demuestra que la suma de la corriente de fuga de varios transistores en paralelo es menor a la corriente de fuga producida por un transistor con W/L equivalente a los transistores en paralelo, de esta forma se logra reducir este efecto.

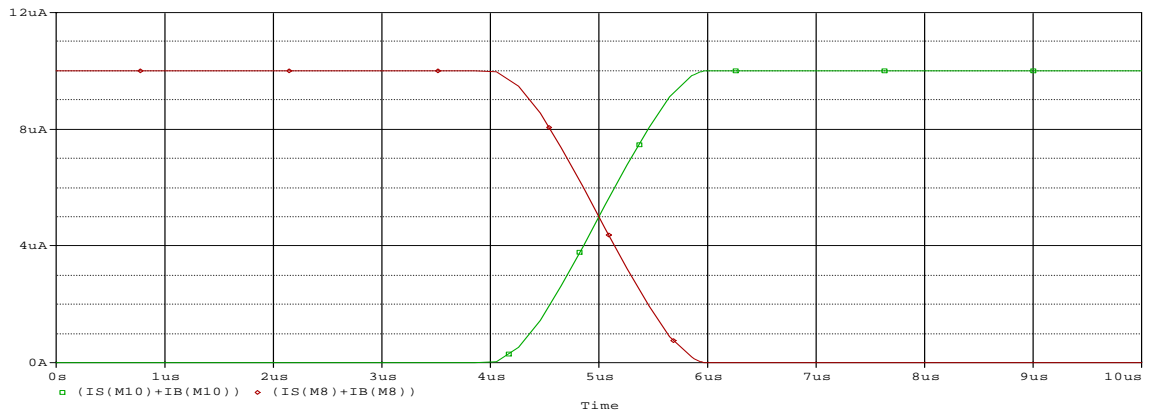


Figura 55. Diferencial con cargas equilibradas

- **Corrientes de fuga de las fuentes de corriente**

El principal problema de estas corrientes de fuga es que no se podía mantener el límite de corriente máxima del circuito ya que en la medida en que el voltaje de entrada aumentaba la corriente de fuga también lo hacía y como los diferenciales están conectados en cascada a través de sus fuentes de corriente se crea un efecto domino de forma que las variaciones de corriente en el último diferencial son bastante notorias como se muestra en la siguiente figura.

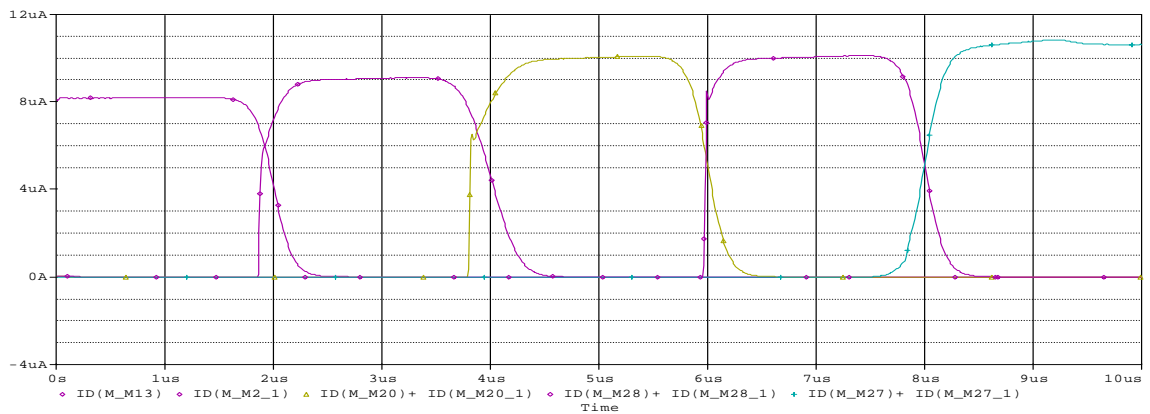


Figura 56. Efecto de corrientes de fuga en las fuentes de corriente de los diferenciales

Para mejorar este efecto se hicieron modificaciones al esquemático original cambiando los espejos de corriente sencillo por cascados de forma que la impedancia de las fuentes aumenta considerablemente.

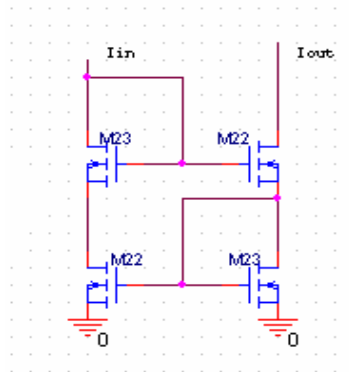


Figura 57. Fuente de corriente tipo cascode

Con este esquema la impedancia de entrada de la fuente se duplica al tener en serie los transistores de la rama de salida, de forma que las corrientes de fuga son mucho menores que en un espejo normal.

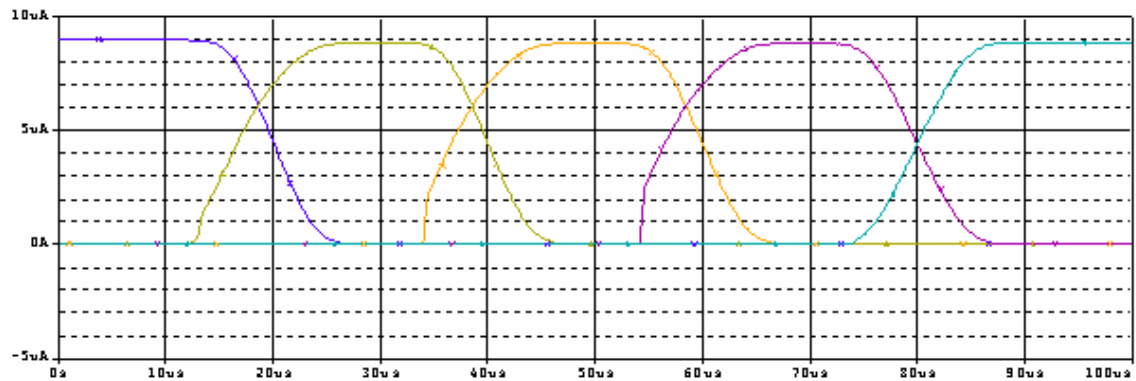


Figura 58. Corrección de problemas de acople

9 INFERENCIA

El bloque de inferencia se puede subdividir en dos bloques: T-norma y multiplicación.

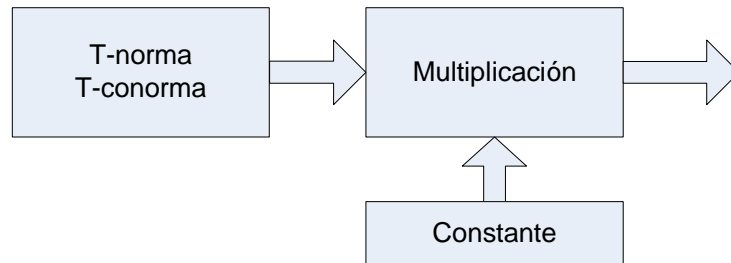


Figura 59. Bloques que conforman el módulo de inferencia

Debido a que solo trabajamos con las funciones de pertenencia y no con las complementarias se implementó una t-norma, mínimo.

9.1 Función Mínimo

- **Esquema Circuital**

La base para la implementación de un procesador difuso con corrientes es el circuito de Lázaro.

Para este caso en particular, el circuito de Lázaro utilizado fue el de función de Mínimo:

$$I_{out} = \min(Ia, Ib, Ic)$$

- **Programabilidad**

Para poder programar las diferentes reglas, simplemente se inhiben las entradas haciendo uso de interruptores para bloquear el paso de la corriente, de esta forma solo las entradas seleccionadas pasan a través de la función mínimo.

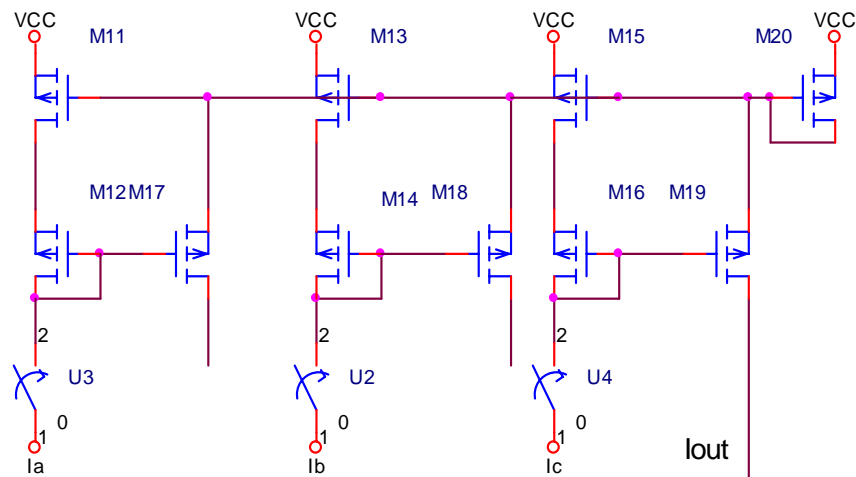


Figura 60. Función de mínimo programable

9.2 Multiplicación

En el diagrama de funcionamiento general de un sistema Sugeno, muestra este bloque como la multiplicación de la salida de la función mínimo por otra función, sin embargo, para el esquema de control que se propone (Sistema Supervisor), la multiplicación siempre se realiza por una constante, por eso se plantea un esquema sencillo basado en espejos de corriente para realizar la multiplicación.

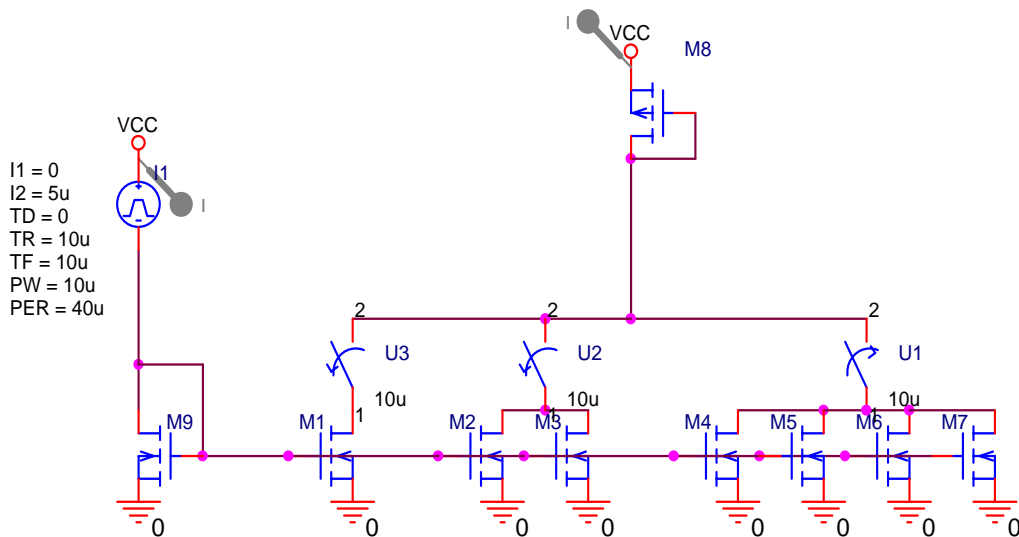


Figura 61. Circuito multiplicador

De esta forma la corriente de salida es:

$$I_{out} = KI_{in}$$

Donde K esta definido por el número de transistores acoplados al espejo de corriente, definido por los interruptores.

9.3 Problemas de Acople

En el módulo que implementa la función mínimo no se presentaron problemas de acople que llegaran a ser notorios; su implementación fue sencilla, sin embargo en el modulo de multiplicación se presentaron problemas de acople cuando la cantidad de transistores que quedaban en paralelo empezaba a ser grande. Para solucionar este problema se crearon bancos de transistores en paralelo para reemplazar a los transistores de gran tamaño.

10 NORMALIZACIÓN

10.1 Esquema Circuitual

El circuito presentado para hacer la normalización que se presenta posee dos entradas en corriente pero su salida se hace directamente en voltaje.

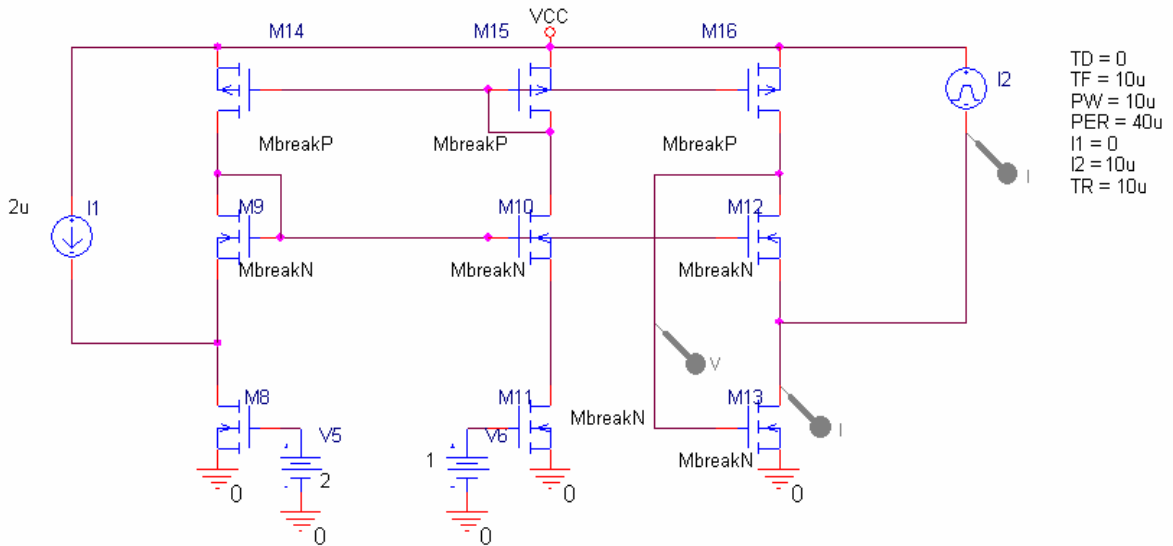


Figura 62. Circuito divisor de corrientes

La idea de este circuito es mantener a los transistores M8, m11 y M13 en región de triodo, para ello se colocan los transistores M9, M10 y M12, conservando la simetría del circuito, existe una corriente de referencia que esta dada por M15, M10 y M11 y M14 y M16 solo actúan como espejos de corriente, por lo tanto al tener la misma corriente por M9 M10 y M12, si asumimos que M9, M10 y M12 son iguales entonces el voltaje en el drenaje de M8, M11 y M13 sea igual, con la diferencia que su corriente si es diferente, por lo tanto el voltaje en la compuerta de M13 debe acomodarse para cumplir con las condiciones de voltaje y corriente impuestas por el resto del circuito.

$$V_{GM13} - V_{GM11} = (V_{GM8} - V_{GM11}) \frac{I_2}{I_1}$$

10.2 Problemas de Acople

Al igual que para el circuito que implementa la función de mínimo los problemas de acople son despreciables, pero si es necesario tener en cuenta las características

de los transistores para poder que estén en las regiones que deben trabajar y tener cuidado con la corriente de referencia para que sea comparable con la salida del multiplicador, si no es probable que los cambios de la salida no sean notorios.

11 RESULTADOS

Para mostrar los resultados del circuito propuesto, se plantea una función de transferencia no lineal, la cual se controla a través de un esquema supervisor Takagi-Sugeno, se calculan los parámetros de controlador difuso y luego se aplican al circuito para comparar las superficies de control, de esta forma se puede realizar una comparación entre la salida del controlador ideal que ofrece matlab con respecto a la que es capaz de generar el circuito propuesto.

Se tomó como ejemplo un reactor isotérmico al cual se le pretende controlar la concentración. Se asume que el flujo de salida es igual al flujo de entrada para mantener el volumen constante.

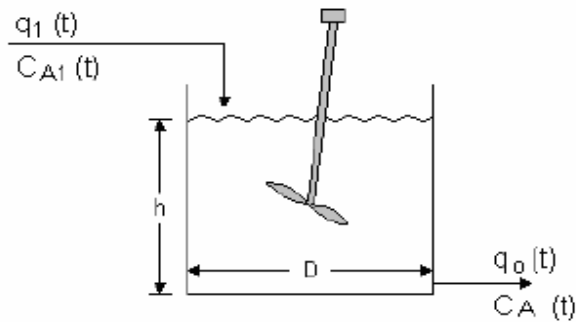


Figura 63. Reactor Isotérmico

La función de transferencia esta dada por:

$$q(t)C_{A1}(t) + q(t)C_A(t) - 2Ve^{C_A(t)} = V \frac{\partial C_A(t)}{\partial t}$$

Debido a su comportamiento no lineal es ideal para implementar un control difuso. Como primer paso se lleva a cabo la linealización alrededor de tres puntos de operación:

- $C_A(t) = 1 \text{ kmol/m}^3$
- $C_A(t) = 2 \text{ kmol/m}^3$
- $C_A(t) = 4 \text{ kmol/m}^3$

Para cada punto se encontraron los siguientes modelos:

$$C_A(t) = 1 \text{ kmol / m}^3 \rightarrow \hat{C}_A(s) = \frac{15,5\hat{C}_{A1}(s)}{\pi s + 32,597}$$

$$C_A(t) = 2 \text{ kmol / m}^3 \rightarrow \hat{C}_A(s) = \frac{15,5\hat{C}_{A1}(s)}{\pi s + 61,92}$$

$$C_A(t) = 4 \text{Kmol} / \text{m}^3 \rightarrow \hat{C}_A(s) = \frac{15,5 \hat{C}_{A1}(s)}{\pi s + 358,55}$$

Con ayuda de la herramienta SISOTOOL de Matlab se diseñaron y sintonizaron controladores PI para cada uno de los puntos de operación, las funciones de transferencia de los controladores fueron las siguientes:

$$PI_1 \rightarrow \frac{1,4(s + 22,1)}{s}$$

$$PI_2 \rightarrow \frac{4,1(s + 40,2)}{s}$$

$$PI_3 \rightarrow \frac{13,2(s + 251)}{s}$$

El esquema de control propuesto fue el siguiente:

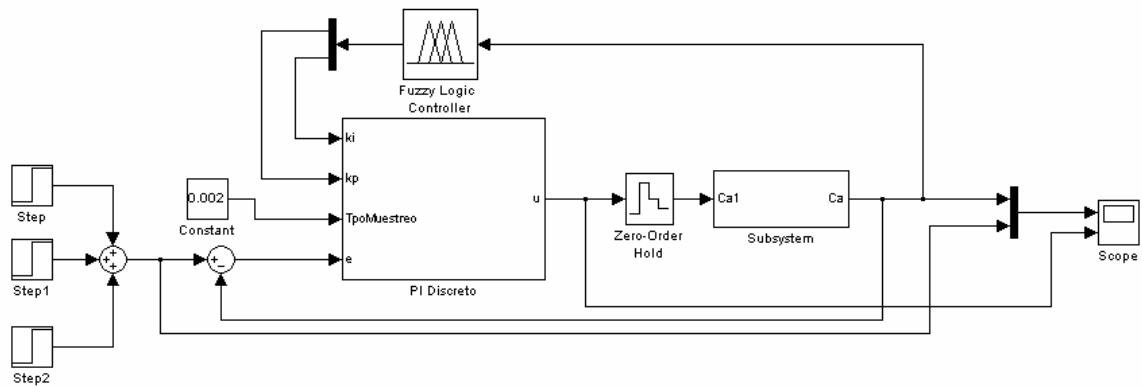


Figura 64. Esquema completo de control supervisor Takagi-Sugeno

Las funciones de pertenencia planteadas se presentan con forma de campanas para poder comparar con las funciones de pertenencia generadas por el circuito propuesto, como se muestra a continuación:

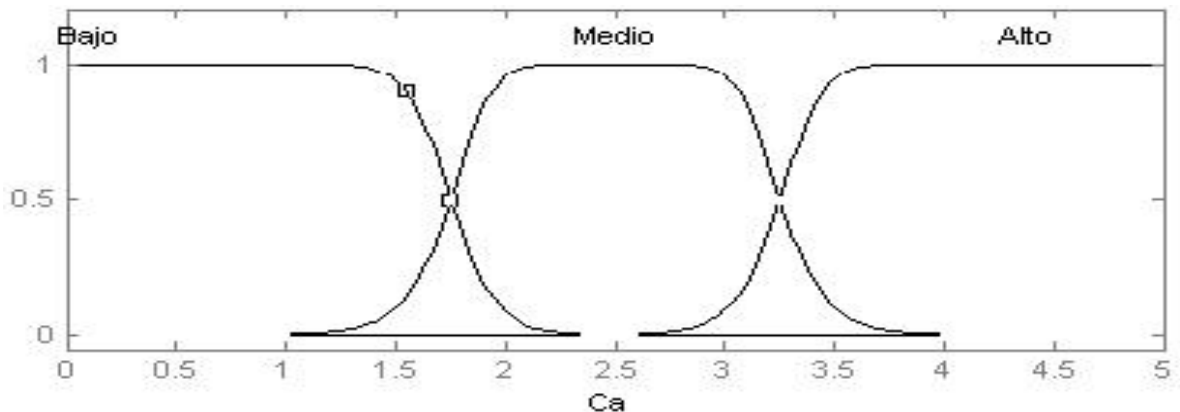


Figura 65. Funciones de pertenencia generadas en matlab

Definiendo las reglas para los valores encontrados, y luego de comprobar el controlador para los tres puntos de operación se obtuvieron las siguientes superficies de control.

Con respecto al control proporcional (k_p):

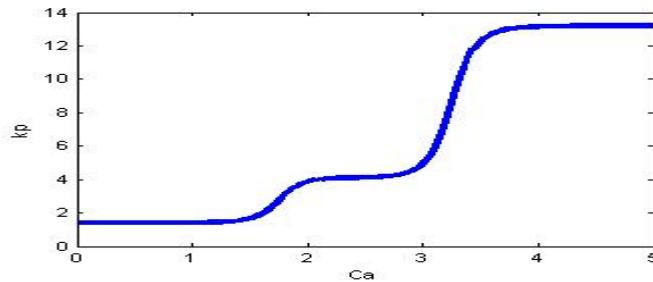


Figura 66. Superficie de control de k_p generada en matlab

Y con respecto al control integral (k_i):

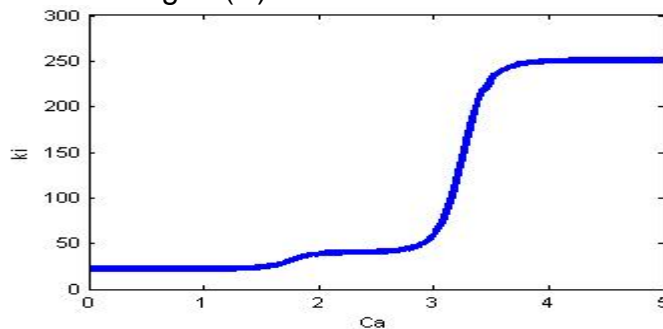


Figura 67. Superficie de control de k_i generada en matlab

La respuesta que se obtuvo con el esquema supervisor Takagi-Sugeno muestra un buen desempeño sobre los tres puntos a pesar de que la función de transferencia es no lineal.

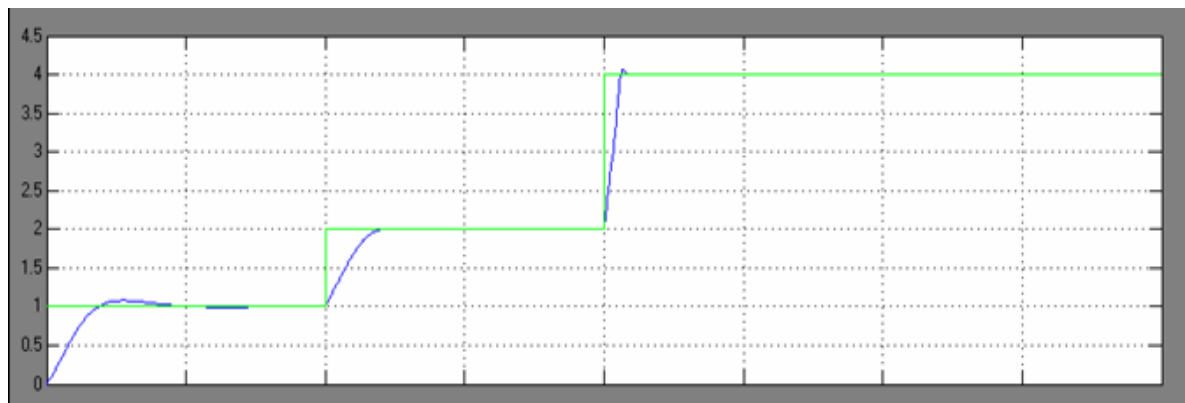


Figura 68. Respuesta paso al esquema de control supervisor Takagi-Sugeno

Ahora, una vez se comprueba el correcto funcionamiento del controlador difuso, se programa el circuito propuesto de acuerdo a los parámetros obtenidos de la simulación en matlab y se comparan las superficies de control.

Las funciones de transferencia generadas por el circuito se muestran en la siguiente figura:

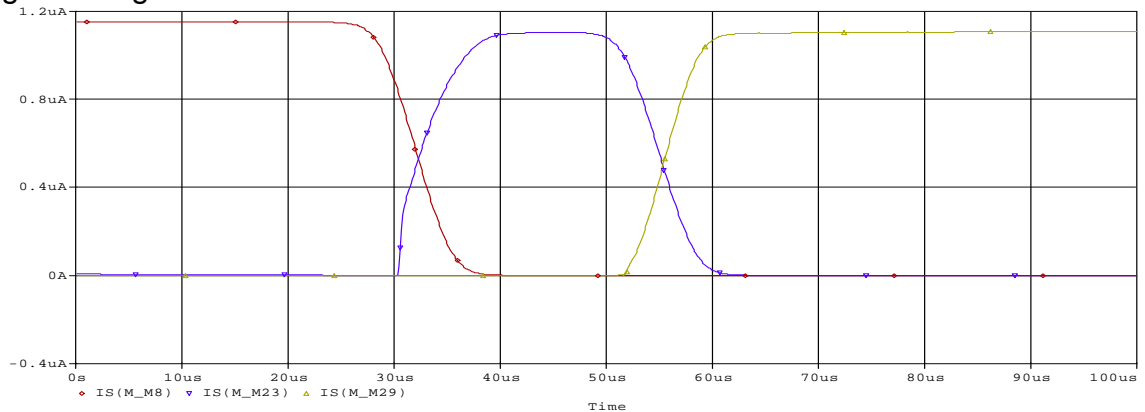


Figura 69. Funciones de pertenencia generadas por el circuito propuesto

A continuación se definen las reglas y se programa la multiplicación de acuerdo a los valores requeridos para cada regla, de esta forma se obtienen las siguientes superficies de control:

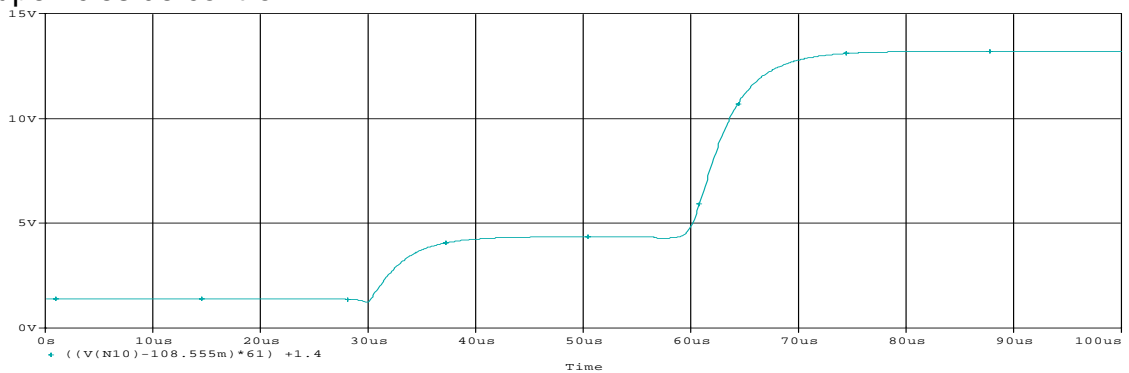


Figura 70. Superficie de control de kp generada por el circuito propuesto

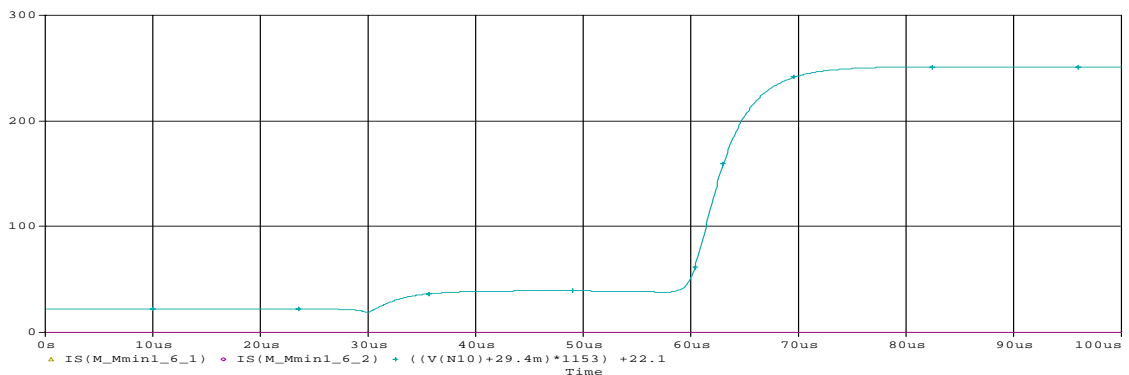


Figura 71. Superficie de control para ki generada por el circuito propuesto

Valores específicos de la salida proporcional se presentan en la siguiente tabla:

<i>Entrada (Ca)</i>	<i>Kp matlab</i>	<i>Kp circuito propuesto</i>
1	1,41	1,4
2	3,8	4,2
3	4,9	4,8
4	13,1	13,18
5	13,19	13,2

Tabla 1. Comparación de superficie de control para kp

De igual forma se presentan los valores para la salida Ki:

<i>Entrada (Ca)</i>	<i>Ki matlab</i>	<i>Ki circuito propuesto</i>
1	22,1	22,08
2	38,7	38,9
3	59,2	53,5
4	249,8	250,5
5	251	251

Tabla 2. Comparación de superficie de control para ki

Al observar los valores tanto de la tabla 1 como de la tabla 2 se muestra la versatilidad del circuito propuesto para adaptarse a una aplicación de control en modo supervisor.

12 CONCLUSIONES

- Se realizó una clasificación por aplicación y tipos de implementación, haciendo una descripción detallada de cada uno mostrando sus ventajas y desventajas.
- A través de simulaciones en Orcad y Matlab, se logró entender los diferentes procedimientos para la aplicación de sistemas difusos, específicamente en el área de control.
- Se logró presentar un esquema completo circuital para el desarrollo de un procesador difuso análogo.
- Se generó el layout sobre una tecnología específica, corrigiendo problemas de acople a través de la extracción y simulación de los circuitos planteados.
- Se realizó la validación de todos los módulos acoplados, por medio de un ejercicio de simulación realizado en matlab, en donde se obtuvieron resultados muy satisfactorios.

REFERENCIAS

- [1] TSOUKALAS, L. "*Fussy and Neural approaches in engineering*". Editorial Wiley, 1997.
- [2] JANG, J-S.; SUN, C-T y MIZUTANI, E. "Neuro-Fuzzy and Soft Computing". Prentice Hall. 1997.
- [3] ZAK, S. "Systems and Control". Oxford University Press. 2003.
- [4] G. PRIVAT, K. GROSER. "*Analog VLSI Cellular Fuzzy Automata Networks for Relaxation Labeling*". Microelectronics for Neural Networks and Fuzzy Systems. Proceedings of the Fourth International Conference on. pp. 163-169. Turin, Italia. Sept. 1994.
- [5] D. SINHA, E. DOUGHERTY. "*Fuzzy Mathematical Morphology*". Journal of Visual Communications and Image Representation. Vol. 3 No 3. pp. 286-302. Sept. 1992.
- [6] F. RUSSO. "A new class of fuzzy operators for image processing". Proceedings. Fuzzy IEEE 1993. Pg 815-820.
- [7] TEXEIRA, E.; ARAUJO, M.; BREURING, A.; AZEVEDO, H. y CORREO, G. "*Hardware implementation of a fuzzy controller for nonlinear application*". Industrial Electronics, Control, and Instrumentation. Proceedings of the 1995 IEEE IECON 21st International Conference on. pp 1520-1524 Vol. 2. Orlando, FI USA. Nov 1995.
- [8] CASTILLO, J.; MARTINEZ, W.; BANUELOS, M. y PEREZ, J. "*Analog processing for nonlinear fuzzy controllers development*". Design of Mixed- Mode Integrated Circuits and Applications. Third International Workshop on. pp. 163-166. Puerto Vallarta, Mexico. Jul 1999.
- [9] GIUSTOLISI, G.; PALMISANO, G. y PALUMBO G. "*An efficient fuzzy controller architecture in SC technique*". Circuits and Systems II: Analog and Digital Signal Processing. IEEE Transaction on. pp. 208-218. Vol. 49. No 3. March 2002.
- [10] FRANCHI, E.; ROVATTI, R. y MANARESI, N. "*Hardware and software integrated toolkit for low cost analog fuzzy controllers*". Industrial Electronics, Control and Instrumentation. IECON '94., 20th International Conference on. pp. 1331-1336. Vol. 2. Sept. 1994.
- [11] A. RODRIGUEZ, R. NAVAS, M. DELGADO, F. VIDAL. "*A modular programmable CMOS Analog Fuzzy Controller Chip*". Circuits and Systems II: Analog and Digital Signal Processing. IEEE Transaction on. pp. 251-265. Vol. 46. No 3. March 1999.
- [12] F. LEYN, W. SANSEN, G. GIELEN. "*Analog Small-Signal Modeling part II: Elementary Transistor Stages Analyzed with Behavioral Signal Path Modeling*". Circuits and Systems II: Analog and Digital Signal Processing. IEEE Transaction on. pp. 712-721. Vol. 48. No 7. Jul 2001.
- [13] G. GIUSTOLISI, G. PALMISANO, G. PALUMBO. "*A Switched-Capacitor Compatible Membership Function Block*". Circuits and Systems II: Analog and Digital Signal Processing. IEEE Transaction on. pp. 1321-1325. Vol. 47. No 11. Nov 2000.